

50391232

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年10月24日
Date of Application:

出願番号 特願2002-309977
Application Number:

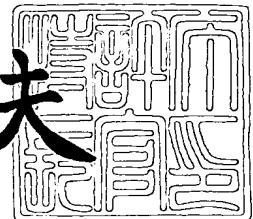
[ST. 10/C] : [JP2002-309977]

出願人 ソニー株式会社
Applicant(s):

2003年 8月11日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3064359

【書類名】 特許願

【整理番号】 0290544204

【提出日】 平成14年10月24日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 27/00

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

【氏名】 小川 剛

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代理人】

【識別番号】 100067736

【弁理士】

【氏名又は名称】 小池 晃

【選任した代理人】

【識別番号】 100086335

【弁理士】

【氏名又は名称】 田村 篁一

【選任した代理人】

【識別番号】 100096677

【弁理士】

【氏名又は名称】 伊賀 誠司

【手数料の表示】

【予納台帳番号】 019530

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9707387

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 光・電気配線混載ハイブリッド回路基板及びその製造方法並びに光・電気配線混載ハイブリット回路モジュール及びその製造方法

【特許請求の範囲】

【請求項1】 プリント配線プロセスによって絶縁基板上に配線層を形成したベース基板部と、

半導体プロセスによって絶縁樹脂層に上記ベース基板部の配線層よりも微細化された微細電気配線層が形成された微細配線回路部と、

両端部に光信号の入力部と出力部とが形成された光導波路と、上記入力部に反射部が対向された発光素子と上記出力部に受光部が対向された受光素子とからなり光信号の授受を行う光学素子とが設けられた光配線回路部とを備え、

上記ベース基板部上に上記微細配線回路部と上記光配線回路部とを実装して光信号と電気信号とを伝送することを特徴とする光・電気配線混載ハイブリット回路基板。

【請求項2】 上記ベース基板部が、セラミック材やセラミック材と有機材との混合物或いは有機材を基材とする上記絶縁基板を備えることを特徴とする請求項1に記載の光・電気配線混載ハイブリット回路基板。

【請求項3】 上記ベース基板部が、上記絶縁基板をコア基板として、少なくとも一方の主面上に絶縁層を介して配線パターン層を積層形成してなるビルドアップ配線基板であることを特徴とする請求項1に記載の光・電気配線混載ハイブリット回路基板。

【請求項4】 上記ベース基板部の第2の主面上に、半導体チップや電子部品を電気的に接続して表面実装する接続端子が形成されていることを特徴とする請求項1に記載の光・電気配線混載ハイブリット回路基板。

【請求項5】 上記ベース基板部の第1の主面上に、上記配線層とビアを介して接続された接続端子が形成され、上記第1の主面を実装面として実装ボードに実装されることを特徴とする請求項1に記載の光・電気配線混載ハイブリット回路基板。

【請求項6】 上記光配線回路部の上記光導波路が、導光性樹脂材やこの導光

性樹脂材にフッ素を添加した素材、或いはこれらの混合物からなる高分子材料によって形成された光導波路であることを特徴とする請求項 1 に記載の光・電気配線混載ハイブリット回路基板。

【請求項 7】 上記ベース基板部の第 1 の主面上に、上記第 1 の主面を実装面として上記微細配線回路部が実装されるとともに、

上記微細配線回路部の第 2 の主面上に、第 1 の主面を実装面として上記光配線回路部が実装されることにより、上記光学素子が上記微細配線回路部を介して上記ベース基板部から電源を供給されることを特徴とする請求項 1 に記載の光・電気配線混載ハイブリット回路基板。

【請求項 8】 上記光配線回路部の第 2 の主面上に、半導体チップや電子部品を電気的に接続して表面実装するとともに上記微細配線回路部とビアを介して接続された接続端子が形成されていることを特徴とする請求項 7 に記載の光・電気配線混載ハイブリット回路基板。

【請求項 9】 上記ベース基板部の第 2 の主面上に、第 1 の主面を実装面として上記光配線回路部が実装されるとともに、

上記光配線回路部の第 2 の主面上に、第 1 の主面を実装面として上記微細配線回路部が実装されたことを特徴とする請求項 1 に記載の光・電気配線混載ハイブリット回路基板。

【請求項 10】 上記微細配線回路部の第 2 の主面上に、半導体チップや電子部品を電気的に接続して表面実装することを特徴とする請求項 9 に記載の光・電気配線混載ハイブリット回路基板。

【請求項 11】 上記微細配線回路部の第 1 の主面上に、絶縁層によって被覆して上記光配線回路部が実装され、

上記絶縁層を実装面として上記微細配線回路部が上記ベース基板部の第 1 の主面上に実装されることにより、上記光配線回路部が内装されることを特徴とする請求項 1 に記載の光・電気配線混載ハイブリット回路基板。

【請求項 12】 プリント配線プロセスによって絶縁基板上に配線層を形成したベース基板部を製作するベース基板部製作工程と、

半導体プロセスによって絶縁樹脂層に上記ベース基板部の配線層よりも微細化

された微細電気配線層が形成された微細配線回路部を製作する微細配線回路部製作工程と、

両端部に光信号の入力部と出力部とが形成された光導波路と、上記入力部に出射部が対向された発光素子と上記出力部に受光部が対向された受光素子とからなり光信号の授受を行う光学素子とが設けられた光配線回路部を製作する光配線回路部製作工程と、

上記ベース基板部上に、上記微細配線回路部と上記光配線回路部とを実装する実装工程とを有し、

光信号と電気信号との伝送路を備えるハイブリット回路基板を製造することを特徴とする光・電気配線混載ハイブリット回路基板の製造方法。

【請求項 13】 上記ベース基板部の第2の主面上に、第1の主面を実装面として上記微細配線回路部を実装する微細配線回路部実装工程と、

上記微細配線回路部の第2の主面上に、第1の主面を実装面として上記光配線回路部を実装する光配線回路部実装工程とを経て、

上記ベース基板部上に、上記微細配線回路部と上記光配線回路部とを積層形成することを特徴とする請求項12に記載の光・電気配線混載ハイブリット回路基板の製造方法。

【請求項 14】 上記ベース基板部の第2の主面上に、第1の主面を実装面として上記光配線回路部を実装する光配線回路部実装工程と、

上記光配線回路部の第2の主面上に、第1の主面を実装面として上記微細配線回路部を実装する微細配線回路部実装工程とを経て、

上記ベース基板部上に、上記光配線回路部と上記微細配線回路部とを積層形成することを特徴とする請求項12に記載の光・電気配線混載ハイブリット回路基板の製造方法。

【請求項 15】 上記微細配線回路部が、平坦化された主面上に剥離層を形成したシリコン基板やガラス基板からなるダミー基板が用いられ、

上記ダミー基板の剥離層上に絶縁樹脂層を形成する工程と、

上記絶縁樹脂層上に半導体プロセスによって上記ベース回路部の配線層よりも微細化された1層或いは多層の微細電気配線層からなる上記微細配線回路部を形

成する工程と、

上記微細配線回路部を上記剥離層を介して上記ダミー基板から剥離する工程とを経て製作されることを特徴とする請求項12に記載の光・電気配線混載ハイブリット回路基板の製造方法。

【請求項16】 上記微細配線回路部が、上記ダミー基板上に、上記ベース基板部の第2の主面上への実装面を構成する第1の主面を上層となるようにして製作されることを特徴とする請求項15に記載の光・電気配線混載ハイブリット回路基板の製造方法。

【請求項17】 上記ダミー基板からの剥離工程が、上記微細配線回路部を上記ベース基板部又は上記光配線回路部の第2の主面上に実装した後に行われるることを特徴とする請求項15に記載の光・電気配線混載ハイブリット回路基板の製造方法。

【請求項18】 上記光配線回路部が、平坦化された主面上に剥離層を形成したシリコン基板やガラス基板からなるダミー基板が用いられ、上記剥離層上にクラッド材によってコア材を封装してなる上記光導波路を形成する工程と、

上記剥離層を介して上記ダミー基板から剥離する工程とを経て製作されることを特徴とする請求項12に記載の光・電気配線混載ハイブリット回路基板の製造方法。

【請求項19】 平坦化された主面上に剥離層を形成したシリコン基板やガラス基板からなるダミー基板が用いられ、上記ダミー基板の剥離層上に絶縁樹脂層を形成する工程と、上記絶縁樹脂層上に半導体プロセスによって上記ベース回路部の配線層よりも微細化された1層或いは多層の微細電気配線層からなる上記微細配線回路部を形成する工程とを経て上記微細配線回路部を製作する工程と、

平坦化された主面上に剥離層を形成したシリコン基板やガラス基板からなるダミー基板が用いられ、上記剥離層上に上記光導波路を形成する工程を経て上記光配線回路部を製作する工程と、

上記微細配線回路部と上記光配線回路部とを、それぞれ上記ダミー基板に保持した状態で、それぞれの最上層を接合面として接合して一体化する工程と、

上記微細配線回路部と上記光配線回路部のいずれか一方から、上記剥離層を介して上記ダミー基板を剥離する工程と、

上記ダミー基板が剥離された上記微細配線回路部と上記光配線回路部のいずれか一方の剥離面を実装面として上記ベース基板部の第2の主面上に実装する工程と、

上記ダミー基板に保持された状態の上記微細配線回路部と上記光配線回路部のいずれか一方から、上記剥離層を介して上記ダミー基板を剥離する工程とを有することを特徴とする請求項12に記載の光・電気配線混載ハイブリット回路基板の製造方法。

【請求項20】 平坦化された主面上に剥離層を形成したシリコン基板やガラス基板からなるダミー基板が用いられ、上記ダミー基板の剥離層上に絶縁樹脂層を形成する工程と、上記絶縁樹脂層上に半導体プロセスによって上記ベース回路部の配線層よりも微細化された1層或いは多層の微細電気配線層からなる上記微細配線回路部を形成する工程とを経て上記微細配線回路部を製作する工程と、

平坦化された主面上に剥離層を形成したシリコン基板やガラス基板からなるダミー基板が用いられ、上記剥離層上に上記光導波路を形成する工程を経て上記光配線回路部を製作する工程と、

上記微細配線回路部と上記光配線回路部とを、それぞれ上記ダミー基板に保持した状態で、それぞれの最上層を接合面として接合して一体化する工程と、

上記光配線回路部側の上記ダミー基板を上記剥離層を介して剥離するとともにその剥離面上に光学素子を実装する工程と、

上記微細配線回路部の露出された上層に上記ベース基板部と電気的接続が行われる接続端子を構成する接続パッドを形成する工程と、

露出された上記光配線回路部と上記接続パッドとを被覆するようにして、上記微細配線回路部の露出された上層に絶縁層を形成する工程と、

上記光学素子と上記接続パッドとを露出させるように上記絶縁層を研磨する工程と、

上記絶縁層を実装面として上記接続端子と上記光学素子とを上記配線層に接続して上記ベース基板部の第2の主面上に実装する工程と、

上記微細配線回路部側の上記ダミー基板を上記剥離層を介して剥離する工程とを有し、

上記光配線回路部が、上記微細配線回路部と上記ベース基板部との間に内装されることを特徴とする請求項12に記載の光・電気配線混載ハイブリット回路基板の製造方法。

【請求項21】 プリント配線プロセスによって絶縁基板上に配線層を形成したベース基板部と、

半導体プロセスによって絶縁樹脂層に上記ベース基板部の配線層よりも微細化された微細電気配線層が形成された微細配線回路部と、

両端部に光信号の入力部と出力部とが形成された光導波路と、上記入力部に出射部が対向された発光素子と上記出力部に受光部が対向された受光素子とからなり光信号の授受を行う光学素子とが設けられた光配線回路部と、

上記ベース基板部、上記微細配線回路部或いは上記光配線回路部に表面実装されて上記配線層、上記微細電気配線層或いは上記光学素子と電気的に接続された半導体チップや電子部品とを備え、

上記ベース基板部上に上記微細配線回路部と上記光配線回路部とが実装されて光信号と電気信号との伝送が行われることを特徴とする光・電気配線混載ハイブリット回路モジュール。

【請求項22】 上記微細配線回路部に、上記光配線回路部が実装されるとともに上記微細電気配線層と電気的に接続されて少なくとも一対の上記半導体チップが実装され、

上記半導体チップ間の情報信号の伝送が、上記光配線回路部の上記光学素子と上記光導波路とを介して光学伝送により行われることを特徴とする請求項21に記載の光・電気配線混載ハイブリット回路モジュール。

【請求項23】 上記光配線回路部が、上記微細配線回路部と上記ベース基板部との間に配置されて内装されることを特徴とする請求項21に記載の光・電気配線混載ハイブリット回路モジュール。

【請求項24】 上記ベース基板部の第1の主面に、ビアを介して上記配線層と接続された接続端子が形成され、上記第1の主面を実装面として実装ボードに

実装されることを特徴とする請求項21に記載の光・電気配線混載ハイブリット回路モジュール。

【請求項25】 プリント配線プロセスによって絶縁基板上に配線層を形成したベース基板部を製作するベース基板部製作工程と、

半導体プロセスによって絶縁樹脂層に上記ベース基板部の配線層よりも微細化された微細電気配線層が形成された微細配線回路部を製作する微細配線回路部製作工程と、

両端部に光信号の入力部と出力部とが形成された光導波路と、上記入力部に出射部が対向された発光素子と上記出力部に受光部が対向された受光素子とからなり光信号の授受を行う光学素子とが設けられた光配線回路部を製作する光配線回路部製作工程と、

上記ベース基板部上に、上記微細配線回路部と上記光配線回路部とを実装する実装工程と、

上記ベース基板部、上記微細配線回路部或いは上記光配線回路部に半導体チップや電子部品を表面実装する工程とを有し、

上記ベース基板部の配線層と上記微細配線回路部の微細電気配線層とが電気的に接続されるとともに、上記微細電気配線層に実装された少なくとも一対の上記半導体チップ間の情報信号の伝送が上記光学素子と上記光導波路とを介して光学的に行われる光信号と電気信号との伝送路を備えることを特徴とする光・電気配線混載ハイブリット回路モジュールの製造方法。

【請求項26】 上記微細配線回路部が、平坦化された主面上に剥離層を形成したシリコン基板やガラス基板からなるダミー基板が用いられ、

上記ダミー基板の剥離層上に絶縁樹脂層を形成する工程と、

上記絶縁樹脂層上に半導体プロセスによって上記ベース回路部の配線層よりも微細化された1層或いは多層の微細電気配線層からなる上記微細配線回路部を形成する工程と、

上記微細配線回路部を上記剥離層を介して上記ダミー基板から剥離する工程とを経て製作されることを特徴とする請求項25に記載の光・電気配線混載ハイブリット回路モジュールの製造方法。

【請求項 27】 上記光配線回路部が、平坦化された主面上に剥離層を形成したシリコン基板やガラス基板からなるダミー基板が用いられ、

上記剥離層上にクラッド材によってコア材を封装してなる上記光導波路を形成する工程と、

上記剥離層を介して上記ダミー基板から剥離する工程と

とを経て製作されることを特徴とする請求項 25 に記載の光・電気配線混載ハイブリット回路モジュールの製造方法。

【請求項 28】 平坦化された主面上に剥離層を形成したシリコン基板やガラス基板からなるダミー基板が用いられ、上記ダミー基板の剥離層上に絶縁樹脂層を形成する工程と、上記絶縁樹脂層上に半導体プロセスによって上記ベース回路部の配線層よりも微細化された 1 層或いは多層の微細電気配線層からなる上記微細配線回路部を形成する工程とを経て上記微細配線回路部を製作する工程と、

平坦化された主面上に剥離層を形成したシリコン基板やガラス基板からなるダミー基板が用いられ、上記剥離層上に上記光導波路を形成する工程を経て上記光配線回路部を製作する工程と、

上記微細配線回路部と上記光配線回路部とを、それぞれ上記ダミー基板に保持した状態で、それぞれの最上層を接合面として接合して一体化する工程と、

上記微細配線回路部と上記光配線回路部のいずれか一方から、上記剥離層を介して上記ダミー基板を剥離する工程と、

上記ダミー基板が剥離された上記微細配線回路部と上記光配線回路部のいずれか一方の剥離面を実装面として上記ベース基板部の第 2 の主面上に実装する工程と、

上記ダミー基板に保持された状態の上記微細配線回路部と上記光配線回路部のいずれか一方から、上記剥離層を介して上記ダミー基板を剥離する工程と、

上記ダミー基板を剥離された上記微細配線回路部に半導体チップを表面実装する工程と

を有することを特徴とする請求項 25 に記載の光・電気配線混載ハイブリット回路モジュールの製造方法。

【請求項 29】 平坦化された主面上に剥離層を形成したシリコン基板やガラ

ス基板からなるダミー基板が用いられ、上記ダミー基板の剥離層上に絶縁樹脂層を形成する工程と、上記絶縁樹脂層上に半導体プロセスによって上記ベース回路部の配線層よりも微細化された1層或いは多層の微細電気配線層からなる上記微細配線回路部を形成する工程とを経て上記微細配線回路部を製作する工程と、

平坦化された主面上に剥離層を形成したシリコン基板やガラス基板からなるダミー基板が用いられ、上記剥離層上に上記光導波路を形成する工程を経て上記光配線回路部を製作する工程と、

上記微細配線回路部と上記光配線回路部とを、それぞれ上記ダミー基板に保持した状態で、それぞれの最上層を接合面として接合して一体化する工程と、

上記光配線回路部側の上記ダミー基板を上記剥離層を介して剥離するとともにその剥離面上に光学素子を実装する工程と、

上記微細配線回路部の露出された上層に上記ベース基板部と電気的接続が行われる接続端子を構成する接続パッドを形成する工程と、

露出された上記光配線回路部と上記接続パッドとを被覆するようにして、上記微細配線回路部の露出された上層に絶縁層を形成する工程と、

上記光学素子と上記接続パッドとを露出させるように上記絶縁層を研磨する工程と、

上記絶縁層を実装面として上記接続端子と上記光学素子とを上記配線層に接続して上記ベース基板部の第2の主面上に実装する工程と、

上記微細配線回路部側の上記ダミー基板を上記剥離層を介して剥離するとともに、この剥離面上に上記半導体チップを実装する工程とを有し、

上記光配線回路部が、上記微細配線回路部と上記ベース基板部との間に内装されることを特徴とする請求項25に記載の光・電気配線混載ハイブリット回路モジュールの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電気信号と光信号との伝送を可能として情報信号の高速、高容量伝送化を図ることを可能とする光・電気配線混載ハイブリット回路基板及びその製

造方法、並びに光・電気配線混載ハイブリット回路モジュール及びその製造方法に関する。

【0002】

【従来の技術】

例えば、パーソナルコンピュータ、携帯電話機、ビデオ機器、オーディオ機器等の各種デジタル電子機器には、各種の IC (Integrated Circuit) 素子や LSI (Large Scale Integration) 素子等の半導体チップを搭載したマルチチップ回路モジュールが備えられている。回路モジュールにおいては、配線パターンの微細化、ICパッケージの小型化や集積規模の飛躍的向上、多ピン化或いは実装方法の改善等によって高機能化、複合化が図られるとともに、小型軽量化或いは薄型化が図られている。また、回路モジュールにおいては、半導体チップの動作速度の大幅な向上、大容量化等に伴って高性能化、高機能化、多機能化、高速処理化等が図られている。

【0003】

回路モジュールにおいては、ボード間或いはボード内に搭載された半導体チップ間等のように比較的短い距離の情報信号の伝送が、一般に電気配線による電気信号によって行われている。回路モジュールにおいては、情報信号の高速伝送化や信号パターンの高密度化等によりさらなる性能の向上が図られているが、電気配線による対応ではその限界があるために実現が困難であった。回路モジュールにおいては、配線パターン内において発生する C R (Capacitance-Resistance) 時定数による信号伝送の遅延、EMI (Electromagnetic Interference) ノイズや EMC (Electromagnetic Compatibility) 或いは各配線パターン間のクロストーク等の問題に対する対応が必要となる。

【0004】

回路モジュールにおいては、上述した電気配線による電気信号の伝送方式の問題を解決するために、光配線や光インターフェクション等によって構成される光配線技術の採用が注目されている。光配線技術は、機器間、機器内のボード間或いはボード内の半導体チップ間において、情報信号等を高速で伝送することが可能である。光配線技術は、特に半導体チップ間のように短距離の信号伝送を行う

場合に、半導体チップを実装した基板上に光導波路を形成し、この光導波路を伝送路として光信号伝送システムを好適に構築する。

【0005】

光配線回路モジュールにおいては、回路基板上に光導波路とともに、電気信号を光信号に変換して光導波路内に出力する発光素子、光導波路内を伝送された光信号を電気信号に変換して出力する受光素子或いはこれら発光素子や受光素子と電気信号の授受を行うためのICチップ等が備えられる。一方、光配線回路モジュールにおいては、光学素子への電力供給も必要とされるとともに低速の制御信号等の伝送を行うために、回路基板に上述した光導波路とともに電気配線パターンも形成されることによって光配線部と電気配線部とが混載されたハイブリッド型回路基板が備えられる。

【0006】

【発明が解決しようとする課題】

ハイブリッド型回路基板は、例えば電気配線部を構成する適宜の配線パターンが形成された一般的なプリント配線基板の主面上に、光配線部を構成する光導波路が形成されて構成される。また、ハイブリッド型基板は、微細化、高密度化が図られて比較的高精度に形成される場合に、例えばシリコン基板や石英基板或いはガラス基板を用いてその主面上に配線パターンを有する薄膜多層配線層を形成しつつこの薄膜多層配線層上に光配線部を構成する光導波路が形成される。

【0007】

ハイブリッド型回路基板においては、光導波路が、導光特性を有する高分子化合物を用いて低温プロセスにより形成される。ハイブリッド型回路基板においては、光導波路が、伝播損失の原因となる凹凸形状が無くまた高寸法精度を以って形成されなければならない。ハイブリッド型回路基板においては、表面粗さが小さく良好な平坦度を以って形成することが可能なシリコン基板等の主面上に直接形成する場合に、上述した特性を有する光導波路が比較的容易に形成することが可能である。

【0008】

しかしながら、ハイブリッド型回路基板においては、シリコン基板等の主面上

に同時に電気配線パターンが形成される場合に、配線パターンのめっきや金属箔等の膜厚によって電気配線部に凹凸が存在することから、この凹凸が電気配線部上に形成される光導波路に転写されてしまう。ハイブリッド型回路基板においては、このために形成される光導波路に伝播損失の悪化や寸法精度の劣化等を生じさせていた。また、ハイブリッド型回路基板においては、光導波路の形成工程中で、例えばウェットエッチング処理や洗浄処理を施す際に酸やアルカリ或いは有機溶剤中にシリコン基板が浸漬され、また例えばドライエッティング処理や高温の熱処理工程がされる。

【0009】

したがって、ハイブリッド型回路基板においては、シリコン基板がダメージを被るといった問題があった。ハイブリッド型回路基板においては、比較的高価なシリコン基板等を用いることによって高価となるといった問題があった。ハイブリッド型回路基板においては、例えばマザー基板等の実装ボードに実装して電気的接続を行う場合に、配線層形成面と実装面との間を例えればビアを介する接続構造を採用することが困難であり、配線構造も複雑となって大型化するといった問題があった。

【0010】

ところで、プリント基板は、比較的廉価であるとともにビアを介して配線層形成面と実装面との間の電気的接続の対応が可能であるといった特徴を有しているが、一般に配線パターン等の精度が数10μm～数100μm程度である。ハイブリッド型回路基板においては、光学素子と光導波路との高精度のカップリングを考慮した場合に、その位置合せに数μm程度の精度が要求されるとともに、配線パターンの高精度化、微細化も要求される。ハイブリッド型回路基板においては、今後さらなる半導体チップの入出力パッドの微細化が進み、また半導体チップ間の高バンド幅に伴うバス配線数の増加による狭ピッチ化等に伴ってプリント基板の採用が困難であるといった問題があった。

【0011】

したがって、本発明は、電気配線部と光配線部とを混載して電気信号と光信号の伝送を可能として情報信号の高速、高容量伝送化を図ることを可能とする高精

度でかつ廉価な光・電気配線混載ハイブリット回路基板及びその製造方法並びに光・電気配線混載ハイブリット回路モジュール及びその製造方法を提供することを目的に提案されたものである。

【0012】

【課題を解決するための手段】

上述した目的を達成する本発明にかかる光・電気配線混載ハイブリット回路基板は、プリント配線プロセスによって絶縁基板上に配線層を形成したベース基板部と、このベース基板部に実装された微細配線回路部及び光配線回路部とを備える。光・電気配線混載ハイブリット回路基板は、微細配線回路部が、半導体プロセスによって絶縁樹脂層にベース基板部の配線層よりも微細化された微細電気配線層が形成されてなる。光・電気配線混載ハイブリット回路基板は、光配線回路部が、両端部に光信号の入力部と出力部とが形成された光導波路と、入力部に出射部が対向された発光素子と出力部に受光部が対向された受光素子とからなり光信号の授受を行う光学素子とが設けられてなる。

【0013】

以上のように構成された本発明に係る光・電気配線混載ハイブリット回路基板によれば、プリント配線プロセスによって比較的廉価に形成されるベース基板部と、半導体プロセスによって高精度化、微細化が図られた微細電気配線層が形成される微細配線回路部と、光導波路により情報信号等の高速化、大容量化が図られる光配線回路部とを積層して構成したことにより、情報信号等の高速化、大容量化を可能とする高精度の光配線と電気配線とを有する廉価なハイブリット基板が得られる。本発明によれば、積層構造によって小型化及び電気配線の短縮化が図られるとともに半導体チップや表面実装部品等の実装スペースが充分に確保されることから、多機能化或いは特性向上が図られる。本発明によれば、例えばベース基板部にマザーボード等に実装されて充分な面積を有する電源部やグランド配線が形成され、微細配線回路部が光学素子や半導体チップとの精密な電気的接続を可能としつつ内部に例えば高特性の受動素子等を成膜形成することが可能であり、光配線回路部に高精度の光導波路を形成するとともにこの光導波路と光学素子とを高精度にカップリングすることが可能であり、種々の特性に最適に適応可

能なハイブリット回路基板を構成する。

【0014】

また、上述した目的を達成する本発明にかかる光・電気配線混載ハイブリット回路基板の製造方法は、ベース基板部製作工程と、微細配線回路部製作工程と、光配線回路部製作工程と、ベース基板部に対して微細配線回路部と光配線回路部とを実装する実装工程とを有する。ベース基板部製作工程は、プリント配線プロセスによって絶縁基板上に配線層を形成したベース基板部を製作する。微細配線回路部製作工程は、半導体プロセスによって絶縁樹脂層にベース基板部の配線層よりも微細化された微細電気配線層が形成された微細配線回路部を製作する。光配線回路部製作工程は、両端部に光信号の入力部と出力部とが形成された光導波路と、入力部に出射部が対向された発光素子と出力部に受光部が対向された受光素子とからなり光信号の授受を行う光学素子とが設けられた光配線回路部を製作する。

【0015】

以上の工程を有する本発明にかかる光・電気配線混載ハイブリット回路基板の製造方法によれば、プリント配線プロセスによって比較的廉価に形成されるベース基板部と、半導体プロセスによって高精度化、微細化が図られた微細電気配線層が形成される微細配線回路部と、光導波路によって情報信号等の高速化、大容量化が図られる光配線回路部とを積層構成したハイブリット回路基板が製造される。本発明によれば、情報信号等の高速化、大容量化を可能とする高精度の光配線と電気配線とを有する廉価なハイブリット回路基板の製造を可能とする。本発明によれば、各部を積層した構造とすることにより、小型化及び電気配線の短縮化が図られるとともに半導体チップや表面実装部品等の実装スペースが充分に確保され、多機能化或いは特性向上が図られたハイブリット回路基板の製造を可能とする。本発明によれば、例えばベース基板部にマザー基板等に実装されて充分な面積を有する電源部やグランド配線が形成され、微細配線回路部が光学素子や半導体チップとの精密な電気的接続を可能とするとともに内部に例えば高特性の受動素子等を成膜形成することが可能であり、光配線回路部に高精度の光導波路を形成するとともにこの光導波路と光学素子とを高精度にカップリングすること

が可能であり、種々の特性に最適に適応可能なハイブリット回路基板の製造を可能とする。

【0016】

さらに、上述した目的を達成する本発明にかかる光・電気配線混載ハイブリット回路モジュールは、プリント配線プロセスによって絶縁基板上に配線層を形成してなるベース基板部と、このベース基板部に実装された微細配線回路部及び光配線回路部と、ベース基板部や微細配線回路部或いは光配線回路部に表面実装された半導体チップや電子部品とを備える。光・電気配線混載ハイブリット回路モジュールは、微細配線回路部が、半導体プロセスによって絶縁樹脂層にベース基板部の配線層よりも微細化された微細電気配線層が形成されてなる。光・電気配線混載ハイブリット回路モジュールは、光配線回路部が、両端部に光信号の入力部と出力部とが形成された光導波路と、入力部に出射部が対向された発光素子と出力部に受光部が対向された受光素子とからなり光信号の授受を行う光学素子とが設けられてなる。

【0017】

以上のように構成された本発明にかかる光・電気配線混載ハイブリット回路モジュールによれば、プリント配線プロセスによって比較的廉価に形成されるベース基板部と、半導体プロセスによって高精度化、微細化が図られた微細電気配線層が形成される微細配線回路部と、光導波路により情報信号等の高速化、大容量化が図られる光配線回路部とを積層して構成したことにより、小型化及び電気配線の短縮化が図られるとともに半導体チップや表面実装部品等の実装スペースが充分に確保され、情報信号等の高速化、大容量化を可能とするとともに多機能化或いは特性向上が図られる。本発明によれば、例えばベース基板部にマザー基板等に実装されて充分な面積を有する電源部やグランド配線が形成され、微細配線回路部が光学素子や半導体チップとの精密な電気的接続を可能としつつ内部に例えば高特性の受動素子等を成膜形成することが可能であり、光配線回路部に高精度の光導波路を形成するとともにこの光導波路と光学素子とを高精度にカップリングすることが可能であり、半導体チップや表面実装部品等が高精度にかつ最適に接続して高特性のハイブリット回路モジュールを構成する。

【0018】

さらにまた、上述した目的を達成する本発明にかかる光・電気配線混載ハイブリット回路モジュールの製造方法は、ベース基板部製作工程と、微細配線回路部製作工程と、光配線回路部製作工程と、ベース基板部に対して微細配線回路部と光配線回路部とを実装する実装工程と、ベース基板部や微細配線回路部或いは光配線回路部に半導体チップや表面実装型電子部品を実装する工程とを有する。ベース基板部製作工程は、プリント配線プロセスによって絶縁基板上に配線層を形成したベース基板部を製作する。微細配線回路部製作工程は、半導体プロセスによって絶縁樹脂層にベース基板部の配線層よりも微細化された微細電気配線層が形成された微細配線回路部を製作する。光配線回路部製作工程は、両端部に光信号の入力部と出力部とが形成された光導波路と、入力部に出射部が対向された発光素子と出力部に受光部が対向された受光素子とからなり光信号の授受を行う光学素子とが設けられた光配線回路部を製作する。

【0019】

以上の工程を有する本発明にかかる光・電気配線混載ハイブリット回路モジュールの製造方法によれば、プリント配線プロセスによって比較的廉価に形成されるベース基板部のベース回路部に、半導体プロセスによって高精度化、微細化が図られた微細電気配線層と光導波路を介して情報信号等の高速化、大容量化伝送を図る光学素子とが電気的に接続されるとともに、発光素子と半導体チップや表面実装型電子部品とが電気的に接続されて、微細配線回路部と光配線回路部とが積層された光・電気配線混載ハイブリット回路モジュールが製造される。本発明によれば、小型化及び電気配線の短縮化が図られるとともに半導体チップや表面実装部品等の実装スペースが充分に確保され、情報信号等の高速化、大容量化を可能とするとともに多機能化或いは特性向上が図られるハイブリット回路モジュールが製造される。本発明によれば、例えばベース基板部にマザーボード等に実装されて充分な面積を有する電源部やグランド配線が形成され、微細配線回路部が光学素子や半導体チップとの精密な電気的接続を可能としつつ内部に例えば高特性の受動素子等を成膜形成することが可能であり、光配線回路部に高精度の光導波路を形成するとともにこの光導波路と光学素子とを高精度にカップリングする

ことが可能であり、半導体チップや表面実装部品等が高精度にかつ最適に接続して高特性のハイブリット回路モジュールが製造される。

【0020】

【発明の実施の形態】

以下、本発明の実施の形態について、図面を参照して詳細に説明する。実施の形態として示した光・電気配線混載ハイブリット回路モジュール（以下、単に回路モジュールと称する。）1は、例えば情報通信機能やストレージ機能等を有して、パソコン用コンピュータ、携帯電話機或いはオーディオ機器等の各種電子機器に搭載され、或いはオプションとして挿脱される超小型通信機能モジュール体の高周波回路部を構成する。回路モジュール1は、詳細を後述するように情報信号や制御信号等の電気的伝送や電源供給等を行う電気配線機能と、情報信号や制御信号等の光学的伝送を行う光配線機能とを備えている。回路モジュール1は、伝送速度が低速でも比較的支障が無い制御信号や電源供給等の伝送を電気配線によって行うとともに、また比較的短距離間で高速、大容量化による情報信号等の伝送を光配線によって行うようとする。

【0021】

回路モジュール1は、図1に示すように、第1の主面3aを実装面としてインタポーザやマザー基板等の実装ボード2上に実装されるベース基板部3と、このベース基板部3の第2の主面3b上に第1の主面4aを実装面として実装される微細配線回路部4と、この微細配線回路部4の第2の主面4b上に第1の主面5aを実装面として実装される光配線回路部5とから構成される。回路モジュール1には、ベース基板部3の第2の主面3b上に表面実装型の電子部品6A、6B（以下、代表して説明する場合には、電子部品6と総称する。）が実装されている。

【0022】

回路モジュール1には、微細配線回路部4の第2の主面4b上に、光配線回路部5とともに情報信号等の送信側半導体チップ7Aや情報信号等の受信側半導体チップ7B（以下、代表して説明する場合には、半導体チップ7と総称する。）が実装されている。回路モジュール1には、光配線回路部5の第2の主面5b上

に、発光素子8Aと受光素子8B（以下、代表して説明する場合には、光学素子8と総称する。）が実装されている。

【0023】

なお、回路モジュール1は、図示しないが、必要に応じてベース基板部3の第2の正面3b上にも半導体チップ7を実装し、また微細配線回路部4の第2の正面4b上に電子部品6を実装し、或いは光配線回路部5の第2の正面5b上に電子部品6や半導体チップ7を実装するようにしてもよい。回路モジュール1は、ベース基板部3に実装される半導体チップ7が少ピン化のものを用いる。

【0024】

回路モジュール1は、詳細を後述するようにベース基板部3と微細配線回路部4及び光配線回路部5が、それぞれに形成したビアや接続端子を介して電気的に層間接続されている。回路モジュール1は、ベース基板部3と微細配線回路部4及び光配線回路部5を介して電子部品6と半導体チップ7及び光学素子8が電気的に適宜接続されている。回路モジュール1は、詳細を後述するように光配線回路部5内に形成した光導波路9を介して発光素子8Aと受光素子8Bとが光学的に接続されており、送信側半導体チップ7Aと受信側半導体チップ7Bとの間で情報信号等の光学的伝送を行う。

【0025】

回路モジュール1は、ベース基板部3が、微細配線回路部4や光配線回路部5に対する電源系や制御系の回路部を構成する。ベース基板部3は、従来一般的に行われているプリント配線プロセスによって比較的廉価に製作される多層配線基板からなる。ベース基板部3は、図2に示すように例えば絶縁基板10の表裏主面上にそれぞれ1層或いは多層の配線層11A、11Bが形成されてなる。ベース基板部3には、第1の正面3a側の第1の配線層11Aに実装ボード2に対して電気的に接続される適宜の第1の接続端子11aが形成されるとともに、第2の正面3b側の第2の配線層11Bに微細配線回路部4を電気的に接続して実装する適宜の第2の接続端子11bが形成されている。ベース基板部3には、第1の配線層11Aと第2の配線層11Bとを適宜層間接続する複数のビア11cが形成されている。

【0026】

ベース基板部3には、絶縁基板10として例えばアルミナ、低温焼成ガラスセラミック、アルミナイトライド、ムライト等のセラミック基板が用いられる。また、絶縁基板10には、例えばガラスエポキシ、ポリイミド樹脂、ビスマレイットトリアジン（BT-レジン）樹脂、ポリフェニールエチレン（PPE）樹脂、液晶ポリマ、ポリノルボルネン（PNB）樹脂、フェノール樹脂、ポリオレフィン樹脂、ポリテトラフルオロエチレン樹脂等を基材とした有機絶縁基板も用いられる。

【0027】

ベース基板部3は、上述した絶縁基板をコア基板としてその表裏主面に、例えば感光性又は非感光性のエポキシ樹脂、ポリイミド樹脂やベンゾシクロブテン（BCB）等により誘電樹脂層を形成するとともにこの誘電樹脂層にホトリソグラフィック処理やエッティング処理を施して適宜のパターン形成を行い、さらに銅めっき処理等を施して配線層11A、11Bを形成する。なお、ベース基板部3は、かかるリジット基板ばかりでなく、例えばポリイミドフィルムを用いたフレキシブル多層配線基板により構成してもよい。

【0028】

ベース基板部3は、配線層11A、11Bの所定位置に例えば電解めっき法や無電解めっき法を施して銅バンプを形成し、この銅バンプにニッケル-金めっきや半田めっきを施して上述した第1の接続端子11aや第2の接続端子11bを形成する。ベース基板部3は、図示しないが第1の主面3a及び第2の主面3bに、第1の接続端子11aや第2の接続端子11bを外方に露出させて全面を保護層によって被覆するようにしてもよい。

【0029】

なお、第1の接続端子11aや第2の接続端子11bの形成方法は、かかる方法に限定されるものでは無く、プリント配線プロセスにおいて一般的に行われているその他の適宜の方法によって形成してもよいことは勿論である。また、かかる接続端子の形成方法は、後述する微細配線回路部4や光配線回路部5に形成される接続端子の形成方法にも適用される。

【0030】

微細配線回路部4は、詳細を後述するように主面上に剥離層13が形成されたダミー基板12が用いられ、このダミー基板12上に半導体プロセスにより製作される。微細配線回路部4は、プリント配線プロセスによって製作された上述したベース基板部3に対して、半導体プロセスによって配線パターンの密度が数u m程度まで微細化された高精度の微細電気配線層14が形成される。微細配線回路部4は、図3に示すように、多層に形成された微細電気配線層14と、接着層15とからなり、接着層15の表面が第1の主面4aとしてベース基板部3に対する実装面を構成する。

【0031】

微細配線回路部4は、第2の主面4bの中央領域4b1が光配線回路部5の実装領域とされるとともに、この中央領域4b1の両側領域4b2、4b3がそれぞれ半導体チップ7の実装領域とされる。微細配線回路部4には、中央領域4b1に、光配線回路部5、換言すれば光学素子8を電気的に接続する第1の接続端子16が形成されるとともに、両側領域4b2、4b3に小型化や微小化或いは多ピン化が図られた半導体チップ7を電気的に接続する複数の第2の接続端子17が形成されている。第1の接続端子16と第2の接続端子17には、上述したベース基板部3の各接続端子と同様に端子形成処理が施される。

【0032】

第1の接続端子16は、具体的には発光素子8Aを接続する一対の接続端子16a1、16a2とからなる発光素子接続端子16Aと、受光素子8Bを接続する一対の接続端子16b1、16b2とからなる受光素子接続端子16Bとからなる。第2の接続端子17は、詳細を省略するが半導体チップ7A、7Bをそれぞれペアチップ実装する多数個の接続端子からなる。

【0033】

微細配線回路部4は、ベース基板部3に対して接着層15を介して接合されることによって第1の主面3a上に実装される。微細配線回路部4は、ベース基板部3との電気的な接続を行うために、接着層15にもベース基板部3の接続端子11bと対応して複数の接続端子18が形成されている。微細配線回路部4は、

接続端子 18 が相対する接続端子 11b と電気的に接続されるようにして、接着層 15 を介してベース基板部 3 の第 2 の主面 3b 上にペア実装される。接着層 15 は、例えば熱硬化型の樹脂接着剤が用いられ、後述する微細配線回路部 4 の製作工程及びベース基板部 3 との実装工程において説明するように加熱温度条件によって半硬化状態を呈する特性を有することが好ましい。接着層 15 は、適宜の塗布方法によって微細電気配線層 14 の一方主面に塗布形成されるとともに、研磨処理が施されて全体の薄型化が図られるようにする。

【0034】

微細配線回路部 4 は、第 1 の接続端子 16 と第 2 の接続端子 17 とが微細電気配線層 14 により接続され、第 2 の接続端子 17 と接続端子 18 とがビア 19 を介して適宜層間接続されている。また、微細配線回路部 4 には、微細電気配線層 14 内に、詳細を省略するが薄膜技術や厚膜技術によってキャパシタ素子やレジスタ素子或いはインダクタ素子等の受動素子が成膜形成されている。キャパシタ素子は、例えばデカップリングキャパシタや DC カット用のキャパシタであり、タンタルオキサイト (TaO) 膜や窒化タンタル (TaN) 膜によって構成される。レジスタ素子は、例えば終端抵抗用のレジスタであり、TaN 膜により構成される。微細配線回路部 4 は、半導体プロセスによって微細電気配線層 14 を形成することから層内に高精度の受動素子を形成することが可能とされ、従来チップ部品によって対応していた受動素子機能を微細電気配線層 14 内に成膜形成して小型かつ高性能の受動素子を配線長を短縮して内蔵する。

【0035】

回路モジュール 1 においては、詳細を後述する工程を経て数 μm 程度の微細配線密度の微細電気配線層 14 を有する微細配線回路部 4 を製作するとともにこの微細配線回路部 4 をベース基板部 3 に実装する。一般に、プリント配線プロセスでは、配線密度の精度が数十 μm 程度であり、ベース基板部 3 に微細電気配線層 14 を直接形成することが困難である。したがって、回路モジュール 1 においては、プリント配線プロセスでは製作が困難な微細電気配線層 14 が、後述する別工程を経て製作した微細配線回路部 4 をベース基板部 3 に転写することによって形成される。回路モジュール 1 においては、配線密度の微細化とともに電子部品

6 や半導体チップ7 或いは光学素子8 の実装精度の向上が図られるようになる。

【0036】

光配線回路部5 も、詳細を後述するように主面上に剥離層21 が形成されたダミー基板20 が用いられ、このダミー基板21 上で製作される。光配線回路部5 には、図4 に示すようにクラッド層22 内に光導波路9 が光学的に封装して形成されている。光配線回路部5 には、例えばフリップチップ法により、第2の主面5b 上に発光素子8A が第1の接続端子23A と電気的に接続されるとともに、受光素子8B が第2の接続端子23B と電気的に接続されて実装されている。

【0037】

第1の接続端子23A と第2の接続端子23B は、それぞれ第1の主面5a と第2の主面5b とを貫通して形成されており、光配線回路部5 が微細配線回路部4 に実装された状態で第1の接続端子16 と電気的に接続される。第1の接続端子23A は、例えば微細配線回路部4 を介して半導体チップ7A と接続されており、この半導体チップ7A から出力される電気的情報信号を発光素子8A に供給する。第2の接続端子23B は、例えば微細配線回路部4 を介して半導体チップ7B と接続されており、受光素子8B によって変換されて出力される電気的情報信号を半導体チップ7B に供給する。

【0038】

光配線回路部5 は、光導波路9 の一端側に受光部9a が形成されるとともに他端側に出射部9b が形成され、受光部9a が発光素子8A の発光部8a と対向されるとともに出射部9b が受光素子8B の受光部8b と対向される。光配線回路部5 は、光導波路9 を、例えば導光材からなるコア材を屈折率を異にするクラッド材によって封装したいわゆる光閉込め型光導波路によって構成してなる。光導波路9 は、例えばポリイミド樹脂、エポキシ系樹脂、アクリル系樹脂、ポリオレフィン系樹脂或いはゴム系樹脂等の導光性を有する樹脂材によって形成される。また、光導波路9 は、これら樹脂の混合材或いはフッ素を添加した高分子材料によって形成される。

【0039】

光導波路9 は、受光部9a が一端部を45° にカットすることによって発光素

子8 Aから出射された出射光の光路を90°変換する45°ミラー面として構成されている。光導波路9は、同様にして出射部9 bが一端部を45°にカットすることによって内部を導光された入射光の光路を90°変換する45°ミラー面として構成されている。

【0040】

以上のように構成された回路モジュール1は、ベース基板部3が第1の主面3 aを実装面として図示しないマザー基板等に実装される。回路モジュール1は、充分な面積を有する電源ラインやグランドが形成されたベース基板部3側から微細配線回路部4の微細電気配線層14や光配線回路部5の光学素子8に対してレギュレーションの高い電源の供給が行われる。回路モジュール1は、ベース基板部3が廉価に製作されるとともに別工程により製作される微細配線回路部4に高精度の受動素子や配線パターンが形成されることで、全体としてコストの低減が図られる。

【0041】

回路モジュール1は、微細配線回路部4の第2の主面4 b上に高集積化或いは多ピン化等が図られた半導体チップ7を高精度に実装するとともに、光配線回路部5を高精度に実装することを可能とする。回路モジュール1は、半導体チップ7と光学素子8との接続間隔を短距離化するとともに光学素子8間を光導波路9を介して接続することから、配線の引き回しが短縮化されて寄生容量の低減を図りまた情報信号を高速、高容量伝送化が図られるようにする。

【0042】

回路モジュール1においては、上述したように微細配線回路部4が半導体プロセスを用いてベース基板部3と別工程によって製作される。微細配線回路部4の製造工程には、図5に示すように剥離層13が形成されたダミー基板12が供給され、このダミー基板12上に微細電気配線層14が形成される。ダミー基板12には、絶縁性、耐熱性或いは耐薬品性を有しつつ高精度の平坦面を形成可能なシリコン基板やガラス基板が用いられる。

【0043】

剥離層13は、ダミー基板12の第1の主面12 a上に成膜形成され、後述す

るようにな成膜形成された微細配線回路部4をダミー基板12から剥離する作用を奏する。剥離層13は、後述する微細配線回路部4のプロセス温度以上の加熱処理を行うことにより剥離性が生じる樹脂材や、酸性溶液或いはアルカリ溶液により溶解する金属等により成膜され、微細電気配線層14の形成プロセスに対して耐性を有しかつ剥離作用が奏されればよい。剥離層13は、例えばスパッタ法によりダミー基板12の第1の主面12a上に均一な厚みで銅やアルミニウムの金属薄膜層を形成し、この金属薄膜層の表面に例えばスピンドルコート法によりポリイミド樹脂等の樹脂層を成膜形成してなる。

【0044】

微細配線回路部4の製造工程は、剥離層13上に、半導体プロセスにより例えば絶縁樹脂層と微細配線層とからなる単位配線層を多層化して、図6に示すように微細電気配線層14を形成する。絶縁樹脂層には、例えば低誘電率で低T_{an}δ特性、すなわち高周波特性や耐熱性或いは耐薬品性を有する絶縁性誘電材料、例えばベンゾシクロブテン、ポリイミド樹脂、ポリノルボルネン、液晶ポリマ、エポキシ系樹脂或いはアクリル系樹脂が用いられ、スピンドルコート法等の適宜の成膜法によって成膜形成される。

【0045】

絶縁樹脂層には、単位配線層を構成する微細配線パターンが形成される。微細配線パターンは、例えば感光性の絶縁性誘電材料を用いて絶縁樹脂層が形成された場合にはフォトリソグラフ法によってこの絶縁樹脂層に直接形成され、また非感光性の絶縁性誘電材料を用いて絶縁樹脂層が形成された場合にはフォトリソグラフ法とドライエッチング法とによってこの絶縁樹脂層に形成される。微細配線回路部4の製造工程は、絶縁樹脂層に形成された微細配線パターン内にめっき処理によって金属膜を形成する工程が施される。めっき処理は、例えば剥離層を電圧印加電極として例えば銅メッキを施す工程であり、パターンの開口部に絶縁樹脂層とほぼ同一の厚みとなるように制御して銅めっき層を形成する。

【0046】

微細配線回路部4の製造工程は、上述した工程によって第1層の単位配線層を形成した後に、絶縁樹脂層の形成、パターニング、金属めっき等の処理を施すこ

とにより上層の単位配線層を順次形成する。微細配線回路部4の製造工程においては、パターニング処理に際してビア19の形成も行われる。ビア19の形成工程は、例えばフォトリソグラフ法によって絶縁樹脂層に対して下層側の微細配線層の所定位置を外方に臨ませるホール形成を行ったり、レーザ照射によりホール形成を行ったりする。

【0047】

微細配線回路部4の製造工程においては、上述した各単位配線層内的一部分に、薄膜レジスタ、薄膜キャパシタ或いは薄膜インダクタ等の薄膜受動素子が形成される。薄膜レジスタは、例えば配線パターン間にニッケルーコロムや窒化チタン或いはタンタル等のレジスタ形成材料をフォトリソグラフ法、スパッタ法、蒸着法等の適宜の方法によってパターン形成する。また、薄膜レジスタは、例えば絶縁樹脂層に対してリフトオフ法によって窒化タンタル層を形成する工程と、この窒化タンタル層上にレジスト処理を施した後に全面に窒化タンタルをスパッタする工程と、レジスト層上の窒化タンタルを除去する工程を経て形成するようにしてもよい。

【0048】

薄膜キャパシタの形成工程は、例えば下層の単位配線層の全面にキャパシタ形成部位をパターニングしてレジスト層をコーティングする工程と、ホウ酸アンモニウム等の電解液中で窒化タンタルが陽極となるように電界を印加することによってタンタルオキサイト層を形成する陽極酸化工程と、上部電極形成工程等を経て形成される。薄膜キャパシタの形成工程は、必要な配線パターンだけを残すようにフォトリソグラフ処理が施されるとともにタンタルオキサイト層にマスキングが施されて例えばリフトオフ法によりニッケルと銅からなる上部電極が形成される。

【0049】

微細配線回路部4の製造工程においては、単位配線層の一部に例えばスパイラル型のインダクタを形成する。インダクタは、絶縁樹脂層にスパッタ法によってニッケルと銅からなるスパッタ層に電界めつきを施して厚膜パターンとして形成されることにより、損失の低下が抑制される。

【0050】

微細配線回路部4の製造工程においては、ダミー基板12に対して、第2の主面4b側を第1層として多層の単位配線層からなる微細電気配線層14が形成される。微細配線回路部4の製造工程においては、第1層の単位配線層に上述した光配線回路部5を接続するための第1の接続端子16や半導体チップ7の実装用の第1の接続端子17が形成される。微細配線回路部4の製造工程においては、ダミー基板12上において最上層となる第1の主面4aを構成する単位配線層に接続端子18が適宜形成されており、この接続端子18に対してベース基板部3との電気的接続を行うための端子形成処理が施される。

【0051】

接続端子18の形成工程においては、最上層の単位配線層に対して例えばアディティブ法による電解銅めっきを施して、図7に示すように所定位置に銅ポストの接続バンプ24を形成する。なお、接続端子18の形成工程は、例えば単位配線層の所定位置にはんだバンプを接合して接続バンプ24を構成するようにしてよいことは勿論である。

【0052】

なお、微細配線回路部4の製造工程は、微細電気配線層14について、例えば絶縁層に配線パターンに対応した配線溝を形成した後に絶縁層の全面に金属層を形成して研磨処理を施す工程によって形成するようにしてもよい。また、微細配線回路部4の製造工程は、例えば2段階露光工程と、めっき工程と、化学-機械研磨工程(CMP:Chemical-Mechanical Polishing)等を経て配線パターンとビア19とを形成するようにしてもよい。

【0053】

微細配線回路部4の製造工程においては、微細配線回路部4の第1の主面4a上に、図8に示すように接続バンプ24を被覆するようにして接着層15を全面に亘って形成する。接着層15は、例えば熱硬化型の樹脂接着材が用いられ、この樹脂接着材を適宜の塗布法によって第1の主面4a上に塗布して形成される。接着層15は、後述するように研磨処理を施して平坦化されることから、加熱温度条件によって半硬化状態から硬化状態に状態変化が生じる特性を有するもので

あることが好ましい。接着層15は、所定の温度に加熱されることによって半硬化状態となって接続バンプ24を位置決め保持する。

【0054】

接着層15は、研磨処理が施されて、図9に示すように表面に接続バンプ24を露出させるとともに平坦面に形成される。研磨処理は、金属と樹脂とを研磨することから、化学-機械研磨法が好適である。接着層15は、半硬化状態であることからより高精度の平坦面を効率的に形成することを可能とする。接着層15は、平坦面に形成されるとともに半硬化状態を呈することで、平坦精度がやや落ちるベース基板部3に対して倣い性を有して高精度に接合される。微細配線回路部4の製造工程においては、図10に示すように表面に露出された各接続バンプ24に対して、半田レジスト等を介して半田バンプ25がそれぞれ接合されて第1中間体26を製作する。なお、微細配線回路部4は、接続バンプ24に半田バンプを用いた場合には、半田バンプ25の接合が不要であることは勿論である。

【0055】

微細配線回路部4の製造工程においては、図11矢印で示すように第1中間体26を反転して最上層の接着層15を実装面として、この第1中間体26をベース基板部3の第2の主面3b上に実装する。微細配線回路部4の製造工程においては、この場合接続バンプ24、換言すれば各接続端子18がベース基板部3の第2の主面3b側に相対して形成された各第2の接続端子11bとそれぞれ位置決めされて接合される。微細配線回路部4の製造工程においては、第1中間体26を組み合わせたベース基板部3に例えばリフロー半田処理が施されることによって、図12に示すようにベース基板部3に対して第1中間体26がしっかりと接合固定されて第2中間体27を製作する。微細配線回路部4の製造工程においては、この場合に接着層15を硬化させる温度条件での加熱を行った後に接続バンプ24を溶融する温度条件での加熱が行われる。

【0056】

微細配線回路部4の製造工程においては、第2中間体27について所定の冷却を行った後に、図13に示すように微細配線回路部4をベース基板部3に残して剥離層13を介してダミー基板12を剥離する処理が施される。微細配線回路部

4の製造工程においては、例えば剥離層13の樹脂材に剥離性が生じる温度以上の加熱処理や、酸性溶液或いはアルカリ溶液に浸漬する処理を施すことによってダミー基板12の剥離が行われる。

【0057】

微細配線回路部4の製造工程においては、例えば剥離層13が樹脂層と銅層から形成されている場合に、第2中間体27を硝酸溶液に浸漬することによって銅層がわずかに溶解することにより図13矢印で示すように剥離層13を介して微細配線回路部4とダミー基板12とが分離する。微細配線回路部4は、硝酸溶液に浸漬した場合に微細電気配線層14の配線パターンも表面が溶解する虞があるため、剥離層13との間に保護層を形成しておくようにしてよい。

【0058】

微細配線回路部4の製造工程においては、ダミー基板12上に形成された状態のまま微細配線回路部4をベース基板部3に実装することから、微細配線回路部4が薄厚であっても一般的な実装部品と同様に実装工程の簡易化が図られるとともに精密に位置決めして実装が行われる。

【0059】

回路モジュール1の製造工程においては、以上の工程を経てプリント配線プロセスによって製作されたベース基板部3に対して、ダミー基板12上に半導体プロセスによって製作された微細配線回路部4が実装されて図14に示す第3中間体28が製作され、詳細を後述する工程によりこの第3中間体28の微細配線回路部4上に光配線回路部5が実装されて回路モジュール1が製作される。なお、回路モジュール1の製造工程においては、ベース基板部3に光配線回路部5を位置決め保持した状態でリフロー半田処理を施す際に、ベース基板部3の第2の主面3b上に電子部品6を位置決め保持して同時にリフロー半田処理を施して実装するようにしてもよい。

【0060】

なお、上述した微細配線回路部4の製造工程においては、詳細を後述するように微細配線回路部4をダミー基板12上に位置決め保持した状態で加熱処理を行ってベース基板部3に接合した後にダミー基板12から剥離する。したがって、

微細配線回路部4の製造工程は、ダミー基板12に対して、第2の主面4b側を第1層として多層の微細電気配線層14を形成する。微細配線回路部4の製造工程は、例えば微細配線回路部4をダミー基板12から剥離した後に、この微細配線回路部4をベース基板部3に接合する場合には、第1の主面4a側を第1層として微細電気配線層14が形成されるようにしてもよい。

【0061】

また、回路モジュール1の製造工程においては、ベース基板部3と微細配線回路部4との接合構造が上述した構造、工程に限定されるものではない。回路モジュール1の製造工程においては、例えばフリップチップ実装法等の一般的な表面実装構造によって、接着層15や接続バンプ24を介すること無くベース基板部3に微細配線回路部4を実装するようにしてもよい。

【0062】

回路モジュール1の製造工程においては、上述した第3中間体28の微細配線回路部4上に、別工程によって製作された光配線回路部5を実装する。回路モジュール1の製造工程においては、後述するように微細配線回路部4上に光配線回路部5を実装する際に、半導体チップ7を同時に実装するようにしてもよい。

【0063】

光配線回路部5の製造工程においては、上述した微細配線回路部4と同様にダミー基板20が用いられる。ダミー基板20も、絶縁性、耐熱性或いは耐薬品性を有しつつ高精度の平坦面を形成可能なシリコン基板やガラス基板が用いられ、図15に示すように第1の主面20a上に剥離層21が成膜形成されて後述する工程を経て製作された光配線回路部5が剥離される。剥離層21も、プロセス温度以上の加熱処理により剥離性を有する樹脂材や、酸性溶液或いはアルカリ溶液により溶解する金属等により成膜され、光配線回路部5の形成プロセスに対して耐性を有しつつ剥離作用が奏されればよい。剥離層21は、例えばスパッタ法によりダミー基板20の第1の主面20a上に均一な厚みで銅やアルミニウムの金属薄膜層を形成し、この金属薄膜層の表面に例えばスピンドルコート法によりポリイミド樹脂等の樹脂層を成膜形成してなる。

【0064】

光配線回路部5の製造工程は、例えばダミー基板20上に、導光材からなるコア材の外周部を低屈折率のクラッド材で被覆したいわゆる光閉込め型の光導波路9を有する光配線回路部5を形成する。光配線回路部5の製造工程は、ダミー基板20に対して第2の主面5b側を第1層として光配線回路部5が形成される。光配線回路部5の製造工程においては、光導波路9が、上述したようにポリイミド樹脂、エポキシ系樹脂、アクリル系樹脂、ポリオレフィン系樹脂やゴム系樹脂或いはこれら樹脂材の混合材やフッ素を添加した高分子材料等の導光性を有する樹脂材によって形成される。光配線回路部5の製造工程においては、上述したコア材やクラッド材として、液状状態から硬化させて形成したものやフィルム状のものを用いたりする。

【0065】

光配線回路部5の製造工程においては、図16に示すように剥離層21の主面上に、クラッド材によって下部クラッド層29を成膜形成する。なお、下部クラッド層29は、後述するようにダミー基板20上に光配線回路部5を保持した状態で反転して第3中間体28に実装することから、実装状態で上側に位置されることになる。光配線回路部5の製造工程においては、図17に示すように下部クラッド層29上にコア材によってコア層30を成膜形成する。なお、コア層30は、光導波路9が3次元光閉込め型光導波路である場合にはパターニングにより光導波路形成溝を下部クラッド層29に形成してコア材を充填して形成され、光導波路9がスラブ型光閉込め型光導波路である場合にはシート状のコア材を下部クラッド層29に接合して形成される。

【0066】

光配線回路部5の製造工程においては、コア層30の長さ方向の両端部に、受光部9aを構成する第1のミラー面30aと出射部9bを構成する第2のミラー面30bとを形成する処理が施される。第1のミラー面30aと第2のミラー面30bは、両端部を45°にカットすることによって光導波路9内を透過する光の光路を90°変換する。第1のミラー面30aと第2のミラー面30bは、上述したように光配線回路部5が反転して微細配線回路部4上に実装されることから、コア層30が上面に対して底面が大きくなる45°の傾斜を付されて形成さ

れる。第1のミラー面30aと第2のミラー面30bは、光配線回路部5がダミー基板20から剥離されて反転せずに微細配線回路部4に実装される場合には、逆傾斜を付されて形成される。

【0067】

光配線回路部5は、後述する上部クラッド層31が、図18に示すようにコア層30の第1のミラー面30a及び第2のミラー面30bを被覆しないで形成される場合には、これら第1のミラー面30aと第2のミラー面30bとが全反射ミラー面として構成される。また、光配線回路部5は、上部クラッド層31がコア層30の第1のミラー面30a及び第2のミラー面30bを被覆して形成される場合には、これら第1のミラー面30aと第2のミラー面30bとの表面に金やアルミの薄膜層を形成してミラー面として構成する。

【0068】

なお、光配線回路部5の製造工程においては、上述した第1のミラー面30a及び第2のミラー面30bをコア層30を感光性の上述した材料を用いて形成する場合には、下部クラッド層29にフォトリソグラフ処理を施してパターニングを行う際に用いるフォトマスクのパターンをグレースケール(gray scale)を用いることによって形成することが可能である。また、光配線回路部5の製造工程においては、上述した第1のミラー面30a及び第2のミラー面30bを、例えばコア層30のパターニングをドライエッチング処理で行う場合にいわゆる斜めエッチングすることによって形成することが可能である。光配線回路部5の製造工程においては、上述した工程を経て図18に示したダミー基板20上に光配線回路部5を形成した第4中間体32を製作する。

【0069】

なお、上述した光配線回路部5の製造工程においては、ダミー基板20上に単層の光導波路9を形成する工程のみを説明したが、光導波路9を複層に亘って形成するようにしてもよいことは勿論である。光配線回路部5は、詳細を省略するが例えば下層側の光導波路9が、上層側の光導波路9よりも長尺に形成されるとともに、上層の両端部から突出された両端部が45°ミラー面を介して上面（第1の主面5a）側へと延長されて形成される。

【0070】

上述した光配線回路部5の製造工程の説明では、光導波路9を形成する工程のみを説明したが、光配線回路部5には光学素子8が電気的に接続される接続端子23も形成される。光配線回路部5は、一般的なビア形成工程によって第1の主面5aと第2の主面5bとを貫通するビアが形成されるとともに、このビアを介して第1の主面5aと第2の主面5b間を電気的に層間接続された複数個の接続端子23が形成される。光配線回路部5には、後述する剥離工程を経てダミー基板20が剥離された第2の主面5b上に光学素子8が実装される。

【0071】

なお、光配線回路部5には、詳細を省略するが接続端子23について第1の主面5aと第2の主面5bの表面において端子形成処理が行われる。また、光配線回路部5には、第1の主面5aと第2の主面5bの表面に、必要に応じて接続端子23を除いて保護層を形成するようにしてもよい。光配線回路部5は、第1の主面5a側の端子形成処理や保護層形成がダミー基板20に保持された状態で行われ、第2の主面5b側の端子形成処理や保護層形成がダミー基板20から剥離された状態で行われる。さらに、光配線回路部5は、必要に応じて適宜の電気配線パターンを形成するようにしてもよい。光配線回路部5は、この場合に、ダミー基板20上に精密な電気配線パターンを形成することが可能である。

【0072】

回路モジュール1の製造工程においては、第4中間体32が、上述した工程を経て製作されたベース基板部3に微細配線回路部4を実装してなる第3中間体28の主面上に実装される。第3中間体28には、図19に示すように微細配線回路部4の第2の主面4bに、光配線回路部5の実装領域に対応して接着剤が塗布されて接着層33が形成される。なお、接着層33については、微細配線回路部4と光配線回路部5とを電気的に接続することから、上述した第1の主面4a側の接着層15と同様に接続バンプを露出させるとともに平坦化されて形成する。また、接着層33については、光配線回路部5の第1の主面5a側に接着剤を塗布して形成するようにしてもよい。

【0073】

回路モジュール1の製造工程においては、ダミー基板20を反転して図19矢印で示すように上部クラッド層31を接着層33を介して光配線回路部5に接合する。回路モジュール1の製造工程においては、この場合に微細配線回路部4の第1の接続端子16に光配線回路部5の接続端子23とを接続するように位置決めした状態で、接着層33を硬化させる温度条件での加熱が行われる。回路モジュール1の製造工程においては、図20に示すように微細配線回路部4に対して光配線回路部5がしっかりと接合されて、第3中間体28上に第4中間体32が実装される。

【0074】

回路モジュール1の製造工程においては、図21に示すように光配線回路部5を微細配線回路部4の第2の主面4b上に残して剥離層21を介してダミー基板20を剥離する処理が施される。ダミー基板20の剥離工程は、上述した微細配線回路部4の製造工程における微細配線回路部4からのダミー基板12の剥離処理と同様に行われ、剥離層21の樹脂材に剥離性が生じる温度以上の加熱処理や酸性溶液或いはアルカリ溶液に浸漬する処理が施される。回路モジュール1の製造工程においては、微細配線回路部4に対する光配線回路部5の実装工程が、光配線回路部5をダミー基板20に保持した状態で行うことから、一般的な実装部品と同様に実装工程の簡易化が図られるとともに精密に位置決めして実装が行われて、図22に示したモジュール回路基板34が製作される。

【0075】

回路モジュール1の製造工程においては、モジュール回路基板34に対して、電子部品6、半導体チップ7或いは光学素子8が供給され、例えばリフロー半田等によって電気的接続を行って実装することにより図1に示した回路モジュール1が製造される。モジュール回路基板34には、ベース基板部3の第2の主面3b上に接続端子11bを介して電子部品6が実装される。モジュール回路基板34には、微細配線回路部4の第2の主面4b上に第2の接続端子17を介して半導体チップ7が実装されるとともに、第1の接続端子16に接続端子23が接続されて光配線回路部5が実装される。モジュール回路基板34には、光配線回路部5の第2の主面5b上に接続端子23を介して光学素子8が実装される。

【0076】

回路モジュール1の製造工程においては、上述したように光配線回路部5をダミー基板20を用いてその平坦な主面20a上に製作することから、高精度の光導波路9を容易に形成することが可能となる。また、回路モジュール1の製造工程においては、それぞれ別工程によってベース基板部3や微細配線回路部4或いは光配線回路部5を製作して積層するようにしたことから、各部に対する他の工程で用いられる薬品類や温度条件等の影響が回避されて合理的な工程により高精度に製作が行われるようになる。

【0077】

さらに、回路モジュール1の製造工程においては、微細配線回路部4に対して半導体チップ7が高精度に実装されるとともに、光配線回路部5に対して光学素子8が高精度に実装される。回路モジュール1の製造工程においては、上述したように光配線回路部5を反転して微細配線回路部4に実装することから、光導波路9に光路を変換する反射ミラー面30を容易に形成することが可能であるとともに、光学素子8に対する受光部9aと出射部9bとのアライメントも容易に行われるようになる。

【0078】

実施の形態として示した回路モジュール1は、上述したようにベース基板部3に微細配線回路部4を実装し、さらに微細配線回路部4に光配線回路部5を実装して構成したが、本発明はかかる積層構造体に限定されるものでは無い。回路モジュール1の製造工程においては、ベース基板部3に対して微細配線回路部4を実装した後に光配線回路部5を実装するようにしたが、例えば予め微細配線回路部4と光配線回路部5とを接合して一体化した状態で、これらをベース基板部3に実装するようにしてもよい。

【0079】

図23に第2の実施の形態として示した回路モジュール40も、回路モジュール1と同様にそれぞれ別工程によって製作したベース基板部3と、微細配線回路部4と、光配線回路部5との積層構造体からなる光・電気配線混載ハイブリット回路モジュールである。回路モジュール40は、光配線回路部5を微細配線回路

部4に内装した積層構造体の構成に特徴を有している。

【0080】

回路モジュール40は、回路モジュール1の積層構造体と比較して、微細配線回路部4と光配線回路部5とがベース基板部3に対して反転した状態で積層された構造となっている。回路モジュール40は、このために微細配線回路部4や光配線回路部5がその細部的構成やダミー基板12、20上で製作する層構成を異にする、各部の基本的な構成を回路モジュール1と同様とすることから、以下の説明において対応する部材や部位に同一符号を付すことによりその説明を省略する。

【0081】

回路モジュール40は、光配線回路部5を微細配線回路部4に内装することによって、光導波路9の保護、光学的ノイズからの影響の低減を図るとともに、微細配線回路部4に対する電子部品6や半導体チップ7の実装密度の向上が図られている。回路モジュール40は、ベース基板部3に接着層15を介して光配線回路部5を内装した微細配線回路部4が接合されてなる。回路モジュール40は、ベース基板部3に対して、微細配線回路部4と光配線回路部5との絶縁を保持するため、微細配線回路部4と光配線回路部5との接合体の底面に詳細を後述する絶縁層41が形成されている。

【0082】

回路モジュール40は、微細配線回路部4と光配線回路部5とがそれぞれ回路モジュール1と同様に形成されているが、ベース基板部3に対してそれぞれ反転した状態で組み合わされている。回路モジュール40は、光配線回路部5の第1の主面5a側に光学素子8が実装されるが、この光学素子8が絶縁層41と略同一面を構成するようにして光配線回路部5を微細配線回路部4に内装している。回路モジュール40は、微細配線回路部4と光配線回路部5とが、絶縁層41を実装面としてベース基板部3の第2の主面3b上に実装される。

【0083】

回路モジュール40は、詳細を省略するがベース基板部3の第2の主面3bに電源供給端子が形成されるとともに微細配線回路部4の第2の主面4b側に情報

信号の入出力端子が形成されている。回路モジュール40は、光学素子8が、電源端子をベース基板部3の電源供給端子と接続されるとともに第1の主面5a側において入出力端子を微細配線回路部4の入出力端子と接続される。勿論、回路モジュール40は、光学素子8が、光学入出力部を光導波路9の受光部9aと出射部9bとに対向されて光配線回路部5の第1の主面5aに実装される。

【0084】

回路モジュール40も、充分な面積を有する電源ラインやグランドが形成されたベース基板部3側から微細配線回路部4の微細電気配線層14や光配線回路部5の光学素子8に対してレギュレーションの高い電源の供給が行われる。回路モジュール40は、ベース基板部3が廉価に製作されるとともに別工程によって製作される微細配線回路部4内に高精度の受動素子や配線パターンが形成されることで、全体としてコストの低減が図られる。

【0085】

回路モジュール40も、微細配線回路部4の第1の主面4a上に高集積化或いは多ピン化等が図られた半導体チップ7を高精度に実装することが可能であるとともに、光配線回路部5を高精度に実装する。回路モジュール40は、半導体チップ7と光学素子8との電気的な接続間隔を短距離化するとともに光学素子8間を光導波路9を介して接続することから、配線の引き回しが短縮化されて寄生容量の低減を図りまた情報信号を高速、高容量伝送化が図られるようになる。

【0086】

回路モジュール40においても、微細配線回路部4と光配線回路部5とが、上述した回路モジュール1の製造工程と同様にベース基板部3と別工程によって製作される。回路モジュール40の製造工程においては、微細配線回路部4と光配線回路部5とを、それぞれ剥離層13を形成したダミー基板12と剥離層21を形成したダミー基板20上に形成する工程を回路モジュール1の製造工程と同様とすることから、個々の製造工程の詳細についての説明を省略する。なお、回路モジュール40の製造工程においては、微細配線回路部4が、ダミー基板12に対して第1の主面4aを第1層として多層の微細電気配線層14が積層形成される。

【0087】

回路モジュール40の製造工程においては、図24に示すようにダミー基板12の正面12a上に微細配線回路部4を保持した状態の微細配線回路部中間体42に対して、ダミー基板20の正面20a上に光配線回路部5を保持した状態の光配線回路部中間体43を接合する工程を有する。接合工程は、微細配線回路部中間体42の正面、すなわち微細配線回路部4の第2の正面4b上に、光配線回路部5の実装領域に対応して接着剤が塗布されて接着層44が形成される。接着層44については、光配線回路部5側に形成するようにしてもよい。

【0088】

接合工程は、微細配線回路部4の第2の正面4bに対して光配線回路部5の第1の正面5aを対向させて位置合わせし、図24矢印で示すように微細配線回路部中間体42と光配線回路部中間体43とを重ね合わせる。接合工程は、例えば加熱処理を施すことによって接着剤を硬化させることにより、図25に示すように微細配線回路部中間体42と光配線回路部中間体43とを接着層44を介して一体化して積層体45を構成する。

【0089】

回路モジュール40の製造工程においては、上述した接合工程を経て一体化された微細配線回路部中間体42と光配線回路部中間体43との積層体45から、光配線回路部中間体43側のダミー基板20が剥離される。剥離工程は、上述したように積層体45に対して剥離層21の樹脂材に剥離性が生じる温度以上の加熱処理や酸性溶液或いはアルカリ溶液に浸漬する処理を施す。積層体45は、これによって図26に示すように光配線回路部5を微細配線回路部4の第2の正面4b上に残して剥離層21を介してダミー基板20が剥離される。

【0090】

回路モジュール40の製造工程においては、光配線回路部5とダミー基板20が剥離されることによって図27に示すようにダミー基板12上に微細配線回路部4と光配線回路部5が積層された第2積層体46が構成され、この第2積層体46に対してベース基板部3との接続や光学素子8を実装するための端子形成工程が施される。端子形成工程は、微細配線回路部4の第2の正面4bに形成され

た配線パターンの所定位置に、例えば銅めっきによるアディティブ法等によって図28に示すように多数個の接続ポスト47を形成する。各接続ポスト47は、それぞれ所定の厚みを以って形成される。

【0091】

回路モジュール40の製造工程においては、図29に示すように光配線回路部5の第2の主面5b上に、光導波路9の受光部9aと出射部9bとにそれぞれ発光部と受光部とをアライメントさせて光学素子8が実装される。回路モジュール40の製造工程においては、光配線回路部5を微細配線回路部4に実装した構成によって、光学素子8を実装することが可能である。なお、回路モジュール40の製造工程においては、光学素子8の実装工程と接続ポスト47の形成工程との順序を逆に行うようにしてもよい。また、光学素子8の実装工程においては、必要に応じて例えば透明な樹脂材等によって光学素子8を封止するようにしてもよい。

【0092】

回路モジュール40の製造工程においては、図30に示すように微細配線回路部4の第2の主面4bと光配線回路部5の第2の主面5bとの全体を被覆するようにして絶縁樹脂材によって絶縁層41が形成される。絶縁層41は、微細配線回路部4と光配線回路部5とを、ベース基板部3との絶縁を保持するとともに機械的保護を図る。回路モジュール40の製造工程においては、絶縁層41に対して、例えば化学-機械研磨処理が施される。研磨工程は、図31に示すように絶縁層41とともに光学素子8を機能を損なわない程度まで研磨することによって全体の薄型化を図るようにする。研磨工程は、絶縁層41に対して、光学素子8とともに接続ポスト47を同一面を構成するようにして露出させる。

【0093】

回路モジュール40の製造工程においては、図32に示すように絶縁層41に露出された光学素子8や接続ポスト47に対してベース基板部3との電気的接続を行うための接続バンプ48が形成される。接続バンプ48の形成工程は、例えばセミアディティブ法による銅電解めっきにより所定の厚みを有する銅ポストからなる接続バンプ48を形成する。なお、接続バンプ48は、光学素子8や接続

ポスト47に半田バンプを接合して構成するようにしてもよい。

【0094】

回路モジュール40の製造工程においては、接続バンプ48を被覆するようにして第2積層体46の主面上に接着層15が形成される。接着層15は、上述したように加熱温度条件によって半硬化状態を呈する特性を有する熱硬化型の樹脂接着剤が塗布されて形成される。接着層15には、接続バンプ48を表面に露出させるまで研磨処理が施される。回路モジュール40の製造工程においては、接着層15の表面に露出された接続バンプ48にそれぞれ半田バンプ49が接合されて、図33に示すように微細配線回路部4内に光配線回路部5を内装した第3積層体50が製作される。なお、半田バンプ49は、接続バンプ48に半田バンプを用いた場合には不要である。

【0095】

回路モジュール40の製造工程においては、上述した工程を経て製作された第3積層体50がベース基板部3の第2の主面3b上に実装される。第3積層体50は、図34に示すようにベース基板部3に対して接着層15を実装面とするように反転されて第2の主面3bに位置決めされて組み合わされる。回路モジュール40の製造工程においては、第3積層体50を組み合わせたベース基板部3に接着層15を硬化させる温度条件で加熱処理が行われる。回路モジュール40の製造工程においては、リフロー半田処理を施すことによって、半田バンプ49が溶融して図35に示すようにベース基板部3に対して第3積層体50がしっかりと接合固定された第4積層体51を製作する。

【0096】

回路モジュール40の製造工程においては、第4積層体51に所定の冷却を行った後に、図36に示すように微細配線回路部4と光配線回路部5との積層体をベース基板部3に残して剥離層13を介してダミー基板12を剥離する処理が施される。この剥離工程も、例えば剥離層13の樹脂材に剥離性が生じる温度以上の加熱処理や、酸性溶液或いはアルカリ溶液に浸漬する処理を施すことによってダミー基板12の剥離が行われて図37に示すように光配線回路部5を内装した微細配線回路部4をベース基板部3上に実装してなるモジュール回路基板52が

製作される。

【0097】

回路モジュール40の製造工程においては、モジュール回路基板52に対して電子部品6、半導体チップ7或いは光学素子8が供給され、例えばリフロー半田等によって電気的接続を行って実装することにより図23に示した回路モジュール40が製造される。回路モジュール40の製造工程においては、上述したように光配線回路部5をダミー基板20を用いてその平坦な主面20a上に製作することから、高精度の光導波路9を容易に形成することが可能となる。また、回路モジュール40の製造工程においては、それぞれ別工程によって製作したベース基板部3や微細配線回路部4或いは光配線回路部5を積層してモジュール回路基板52を製作するようにしたことから、各部に対する他の工程で用いられる薬品類や温度条件等の影響が回避されて合理的な工程により高精度に製作が行われるようになる。

【0098】

さらに、回路モジュール40の製造工程においては、微細配線回路部4に対して半導体チップ7が高精度に実装されるとともに、光配線回路部5に対して光学素子8が高精度に実装される。回路モジュール40の製造工程においては、上述したように光配線回路部5と微細配線回路部4とを重ね合わせて一体化した後にベース基板部3に実装することから、光学素子8に対する受光部9aと出射部9bとのアライメントも容易に行われかつ光学素子8とベース基板部3との精密な電気的接続も行われる。回路モジュール40の製造工程においては、光配線回路部5を微細配線回路部4に内装したモジュール回路基板52を製作することにより、光導波路9の保護、光学的ノイズからの影響の低減が図られるとともに微細配線回路部4に対する電子部品6や半導体チップ7の実装密度の向上が図られた高精度のモジュール回路基板52が製作される。

【0099】

なお、上述した回路モジュール40の製造工程においては、ベース基板部3に対して電気的接続を行って微細配線回路部4を実装するために、接続ポスト47や接続バンプ48の形成工程や半田バンプ49の接合工程等を施したが、かかる

接続構造に限定されるものでは無いことは勿論である。回路モジュール 40 の製造工程においては、従来一般的に行われている表面実装構造を介してベース基板部 3 に微細配線回路部 4 を実装するようにしてもよい。

【0100】

上述した回路モジュール 1、40においては、光配線回路部 5 が微細配線回路部 4 よりも小型に形成され、この光配線回路部 5 を微細配線回路部 4 の主面上に実装或いは内装して構成したが、かかる構成に限定されるものでは無い。回路モジュールは、例えば光配線回路部 5 を、微細配線回路部 4 よりも大型に形成するとともに光導波路 9 とともに適宜の電気配線パターンや接続端子を形成して、微細配線回路部 4 を実装するようにしてもよい。かかる光配線回路部 5 には、接続端子を介して電子部品 6 や半導体チップ 7 が実装される。

【0101】

【発明の効果】

以上詳細に説明したように本発明によれば、プリント配線プロセスによって比較的廉価に形成されるベース基板部と、半導体プロセスによって高精度化、微細化が図られた微細電気配線層が形成される微細配線回路部と、光導波路により情報信号等の高速化、大容量化が図られる光配線回路部とを積層して構成したことにより、小型化及び電気配線の短縮化が図られるとともに半導体チップや表面実装部品等の実装スペースが充分に確保され、情報信号等の高速化、大容量化を可能とするとともに多機能化或いは特性向上が図られるようになる。本発明によれば、ベース基板部にマザーボード等に実装されて充分な面積を有する電源部やグランド配線が形成され、微細配線回路部が光学素子や多ピン化された半導体チップ或いは電子部品を電気的に精密に接続して実装することを可能としつつ内部に高特性の受動素子等を成膜形成することも可能する。本発明によれば、光配線回路部に高精度の光導波路を形成するとともにこの光導波路と光学素子とを高精度にカップリングすることが可能である。

【図面の簡単な説明】

【図 1】

本発明の実施の形態として示す光・電気配線混載ハイブリット回路モジュール

の要部縦断面図である。

【図 2】

ベース基板部の縦断面図である。

【図 3】

微細配線回路部の縦断面図である。

【図 4】

光配線回路部の縦断面図である。

【図 5】

微細配線回路部の製作工程の説明図であり、製作工程に用いる剥離層を有するダミー基板の縦断面図である。

【図 6】

ダミー基板上に微細配線回路部を形成した状態の縦断面図である。

【図 7】

微細配線回路部に接続バンプを形成した状態の縦断面図である。

【図 8】

接着層を形成した状態の縦断面図である。

【図 9】

接着層に研磨処理を施した状態の縦断面図である。

【図 10】

半田バンプを接合した状態の縦断面図である。

【図 11】

ダミー基板上に微細配線回路部を形成した中間体をベース基板部に実装する工程を説明する縦断面図である。

【図 12】

中間体をベース基板部に実装した第2中間体の縦断面図である。

【図 13】

ダミー基板を微細配線回路部から剥離する工程を説明する縦断面図である。

【図 14】

ベース基板部に微細配線回路部を実装した第3中間体の縦断面図である。

【図15】

光配線回路部の製作工程の説明図であり、製作工程に用いる剥離層を有するダミー基板の縦断面図である。

【図16】

下部クラッド層を形成した状態の縦断面図である。

【図17】

コア層を形成した状態の縦断面図である。

【図18】

上部クラッド層を形成した状態の縦断面図である。

【図19】

ダミー基板上に光配線回路部を形成した第4中間体を第3中間体に実装する工程を説明する縦断面図である。

【図20】

第4中間体を実装した第3中間体の縦断面図である。

【図21】

ダミー基板を第4中間体から剥離する工程を説明する縦断面図である。

【図22】

モジュール回路基板の縦断面図である。

【図23】

本発明の第2の実施の形態として示す光・電気配線混載ハイブリット回路モジュールの要部縦断面図である。

【図24】

ダミー基板上に微細配線回路部を形成した微細配線回路部中間体とダミー基板上に光配線回路部を形成した光配線回路部中間体との接合工程を説明する縦断面図である。

【図25】

微細配線回路部中間体と光配線回路部中間体とを接合した積層体の縦断面図である。

【図26】

積層体の光配線回路部中間体からダミー基板を剥離する工程を説明する縦断面図である。

【図27】

第2積層体の縦断面図である。

【図28】

接続ポストの形成工程を説明する縦断面図である。

【図29】

光学素子の実装工程を説明する縦断面図である。

【図30】

絶縁層の形成工程を説明する縦断面図である。

【図31】

絶縁層の研磨工程を説明する縦断面図である。

【図32】

接続バンプの形成工程を説明する縦断面図である。

【図33】

接着層の形成工程を説明する縦断面図である。

【図34】

第3積層体のベース基板部への実装工程を説明する縦断面図である。

【図35】

第4積層体の縦断面図である。

【図36】

第4積層体からダミー基板を剥離する工程を説明する縦断面図である。

【図37】

モジュール回路基板の縦断面図である。

【符号の説明】

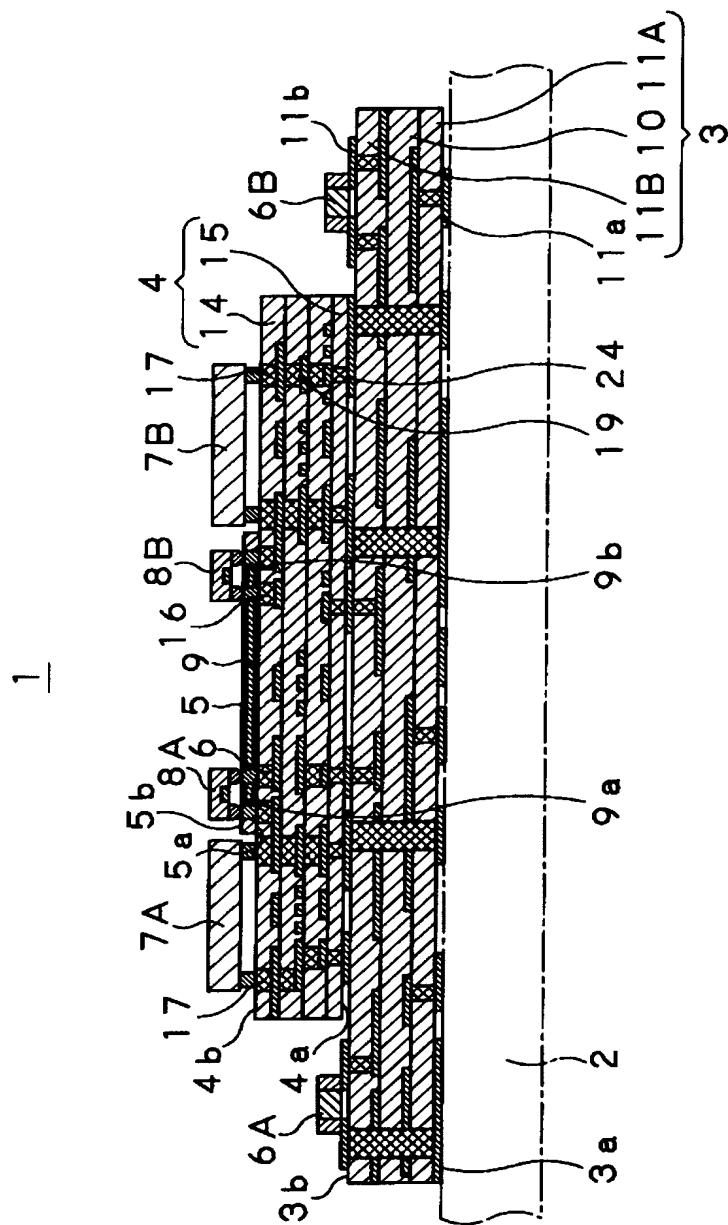
1 回路モジュール、2 実装ボード、3 ベース基板部、4 微細配線回路部、5 光配線回路部、6 電子部品、7 半導体チップ、8 光学素子、9 光導波路、10 絶縁基板、11 配線層、12 ダミー基板、13 剥離層、14 微細電気配線層、15 接着層、16 第1の接続端子、17 第2の接

続端子、18 接続端子、19 ビア、20 ダミー基板、21 剥離層、22
クラッド層、23 接続端子、24 接続バンプ、25 半田バンプ、26
第1中間体、27 第2中間体、28 第3中間体、29 下部クラッド層、3
0 コア層、31 上部クラッド層、32 第4中間体、33 接着層、34
モジュール回路基板、40 回路モジュール、41 絶縁層、42 微細配線回
路部中間体、43 光配線回路部中間体、44 接着層、45 第1積層体、4
6 第2積層体、47 接続ポスト、48 接続バンプ、49 半田バンプ、5
0 第3積層体、51 第4積層体、52 モジュール回路基板

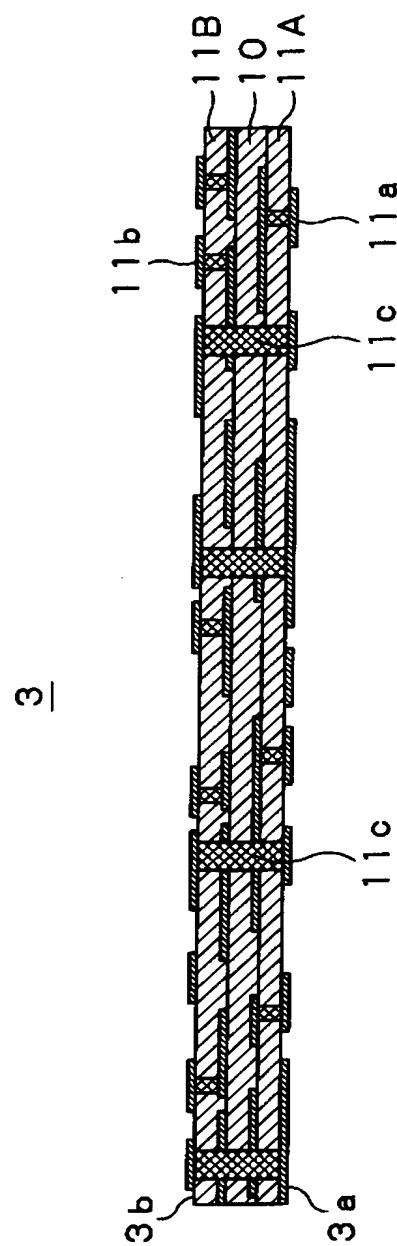
【書類名】

図面

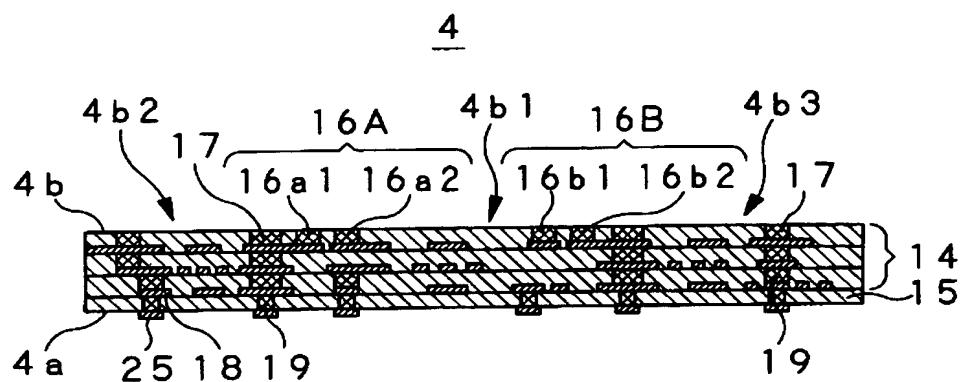
【図 1】



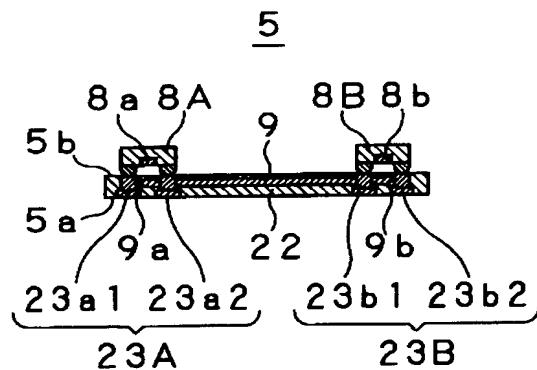
【図2】



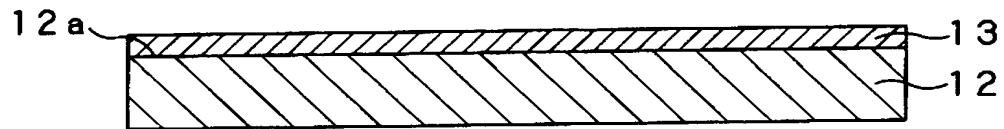
【図3】



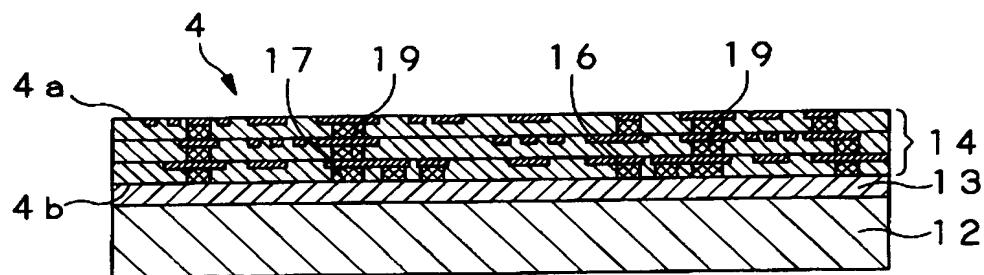
【図4】



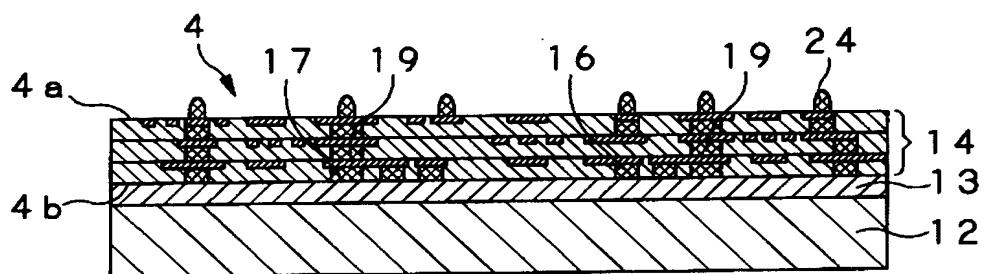
【図5】



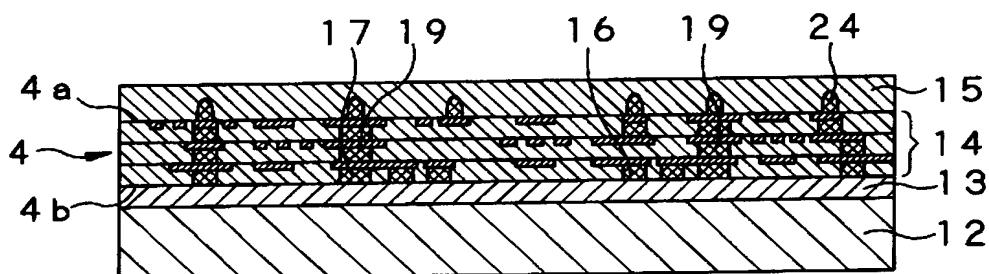
【図 6】



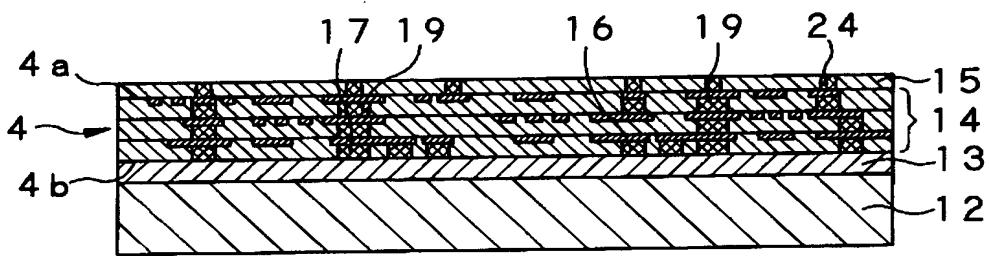
【図 7】



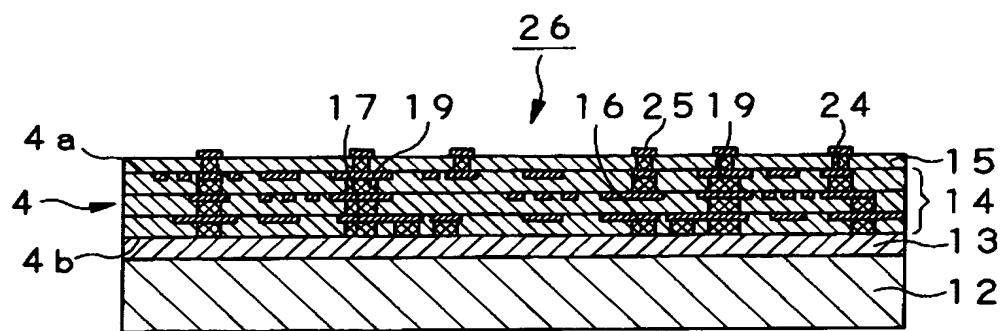
【図 8】



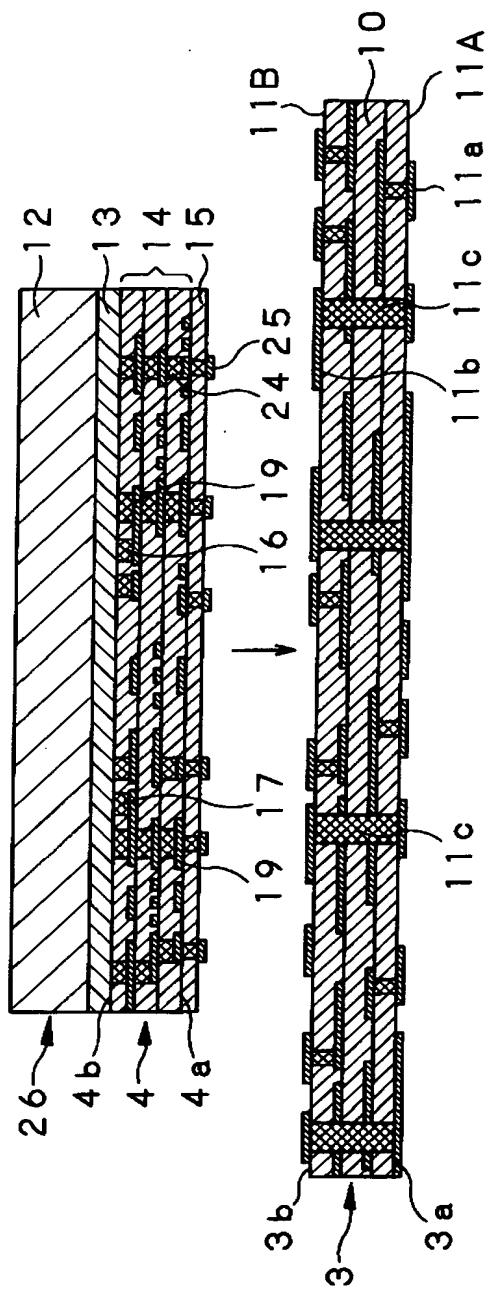
【図 9】



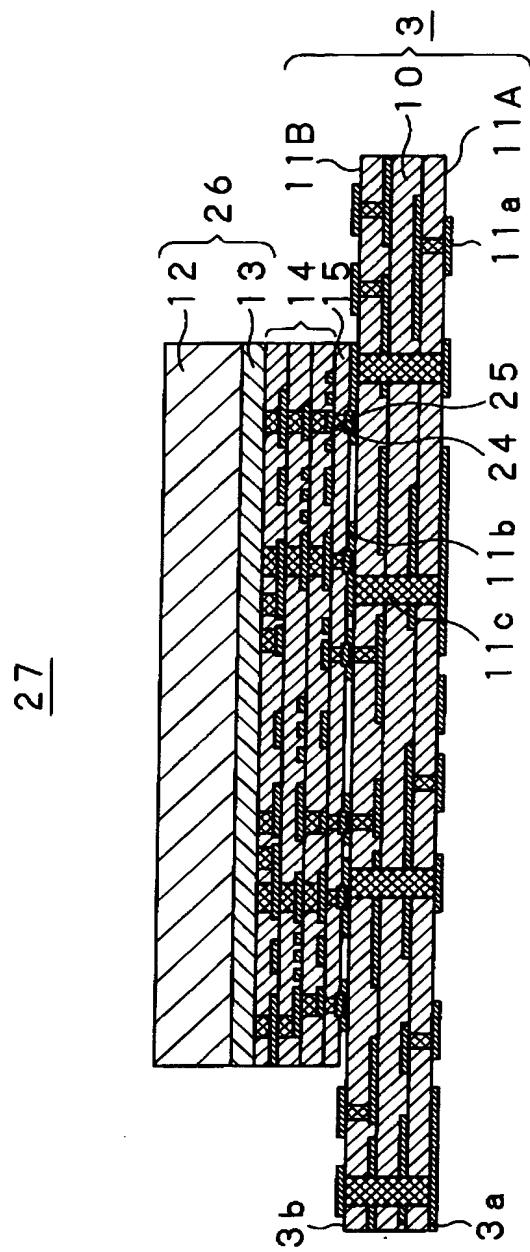
【図10】



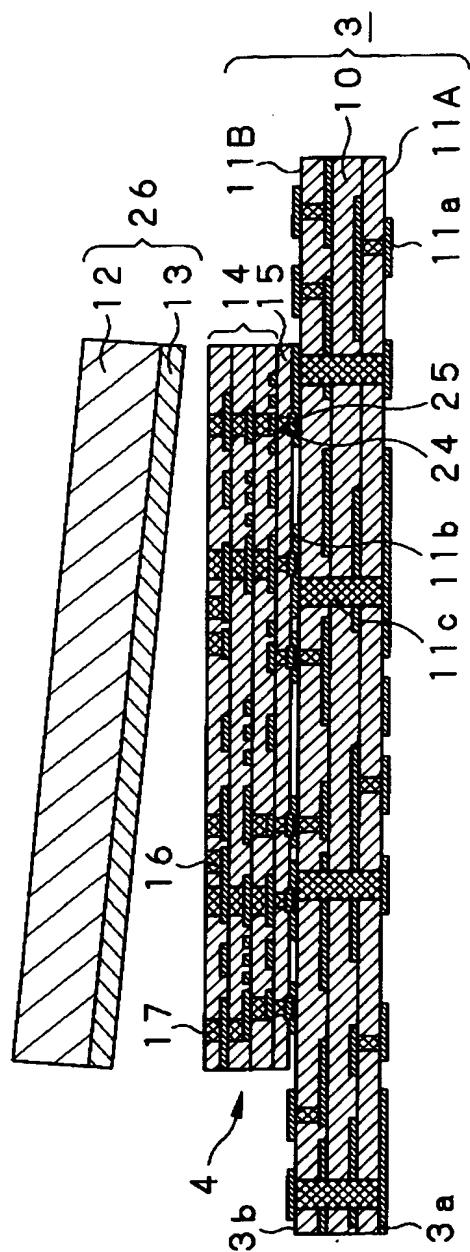
【図11】



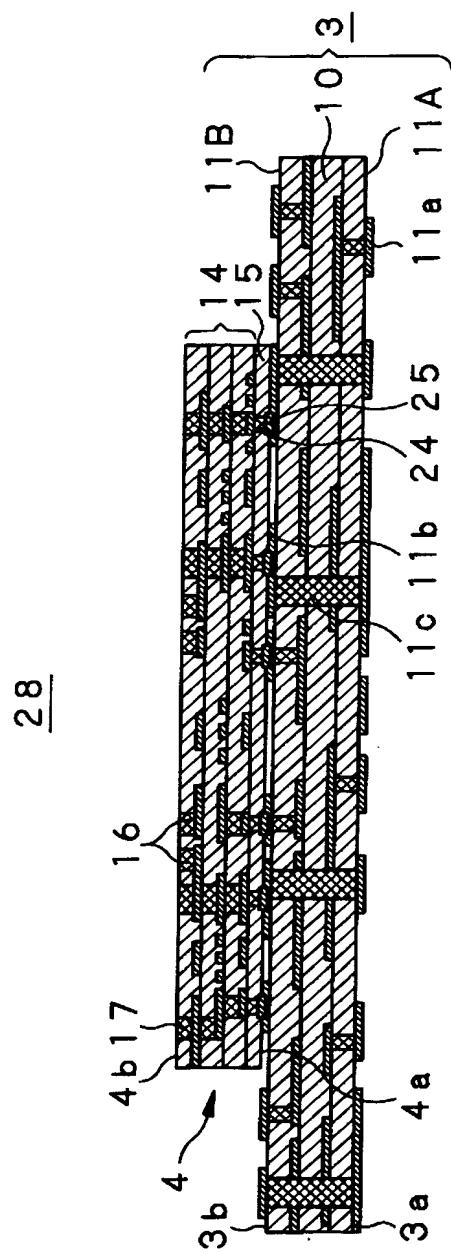
【図12】



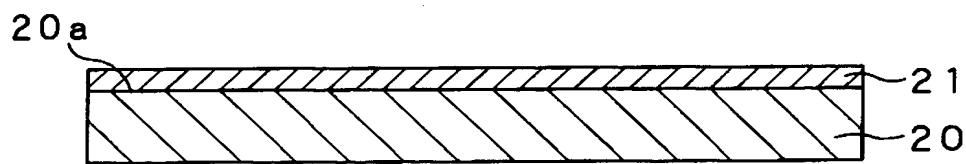
【図13】



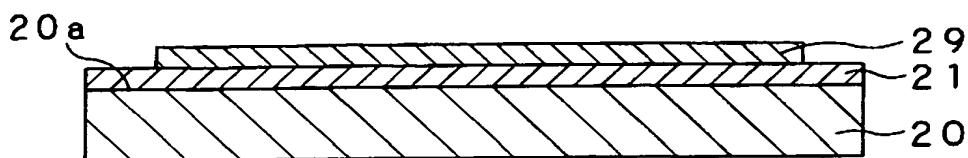
【図14】



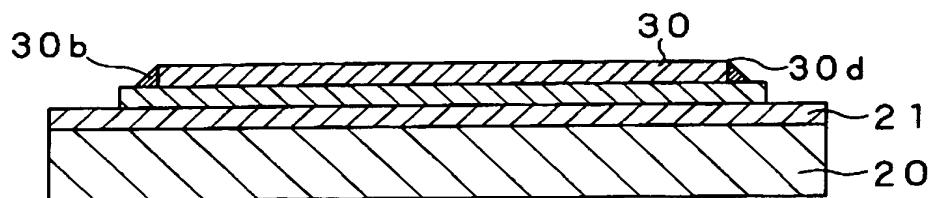
【図15】



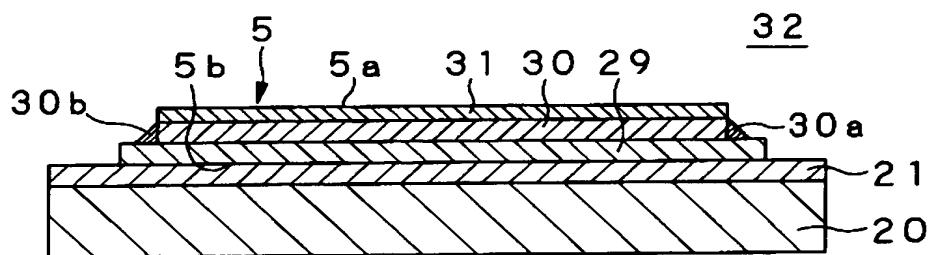
【図16】



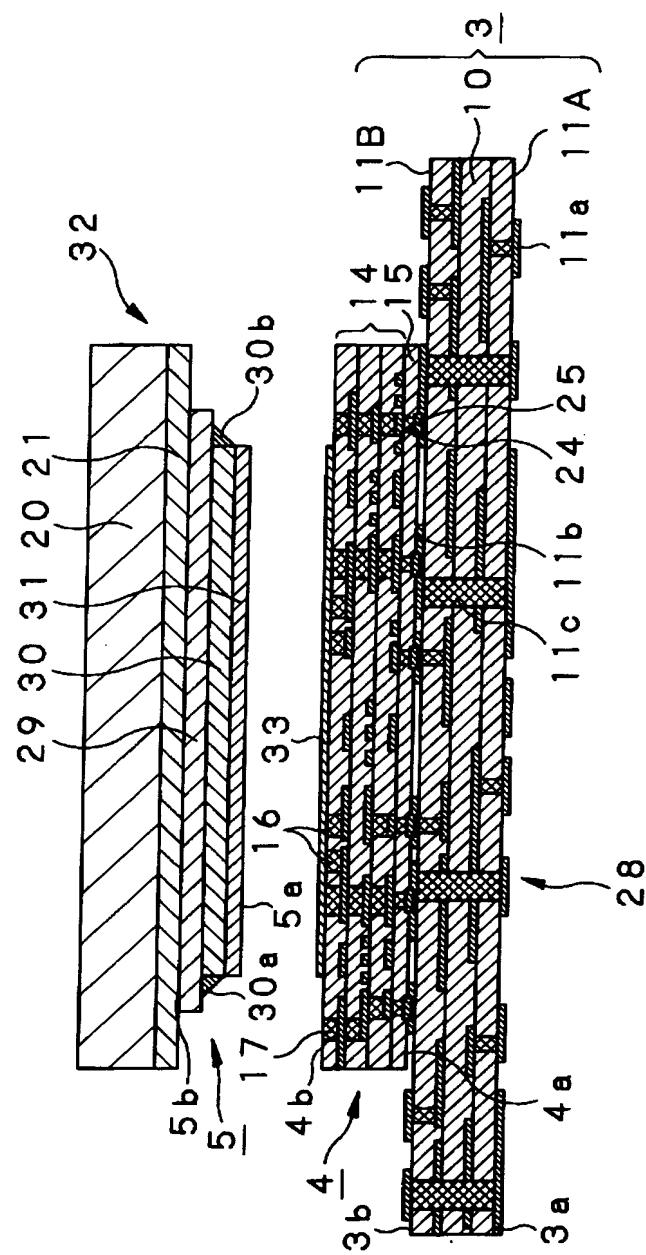
【図17】



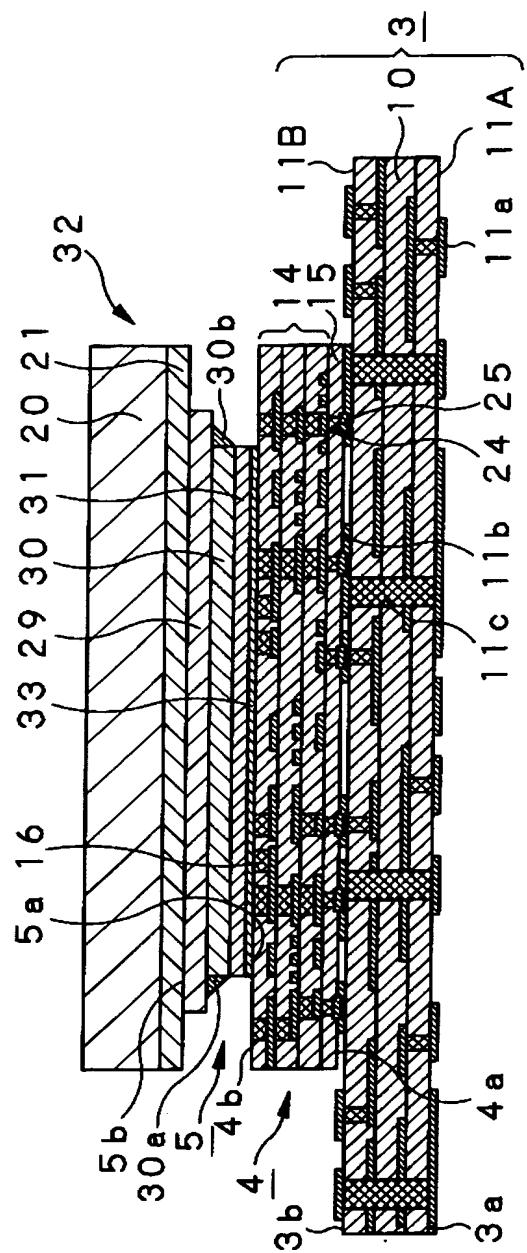
【図18】



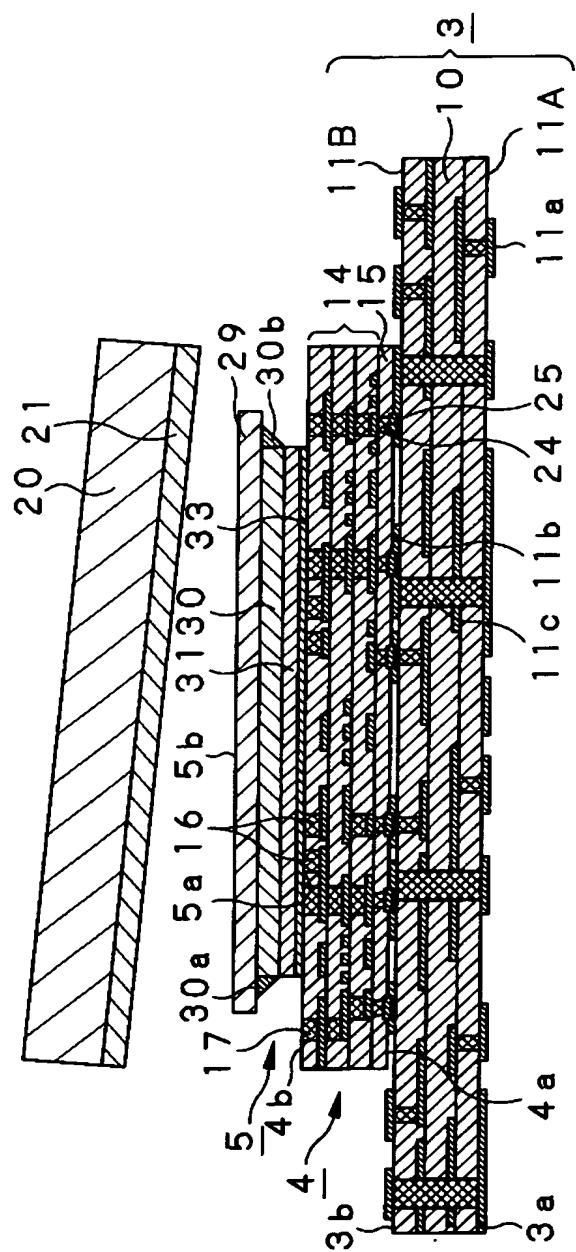
【図19】



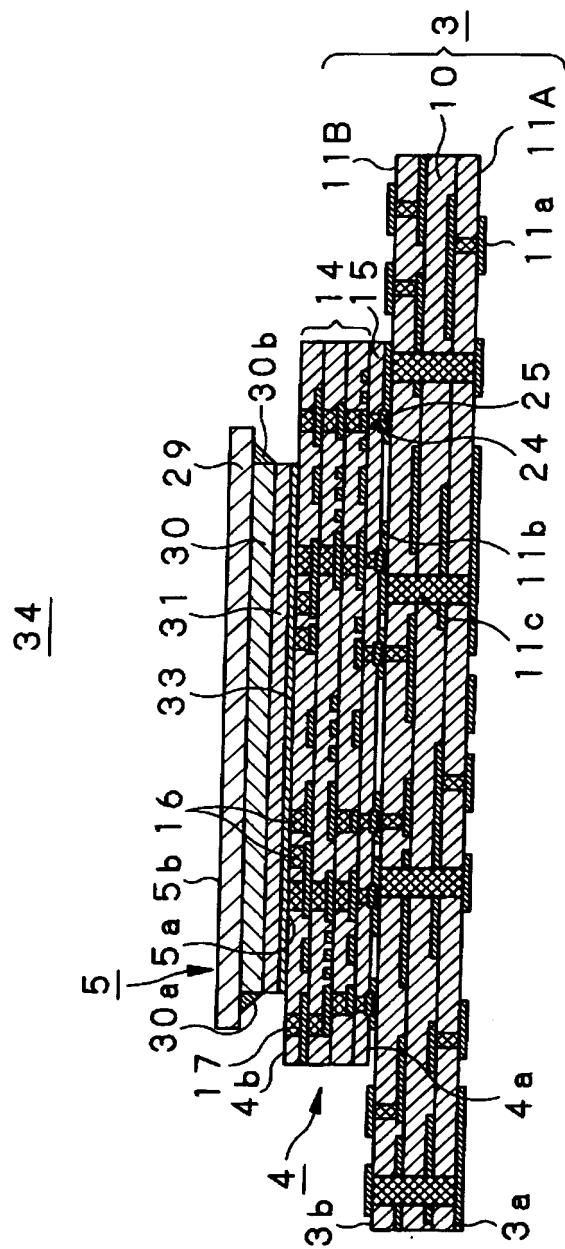
【図20】



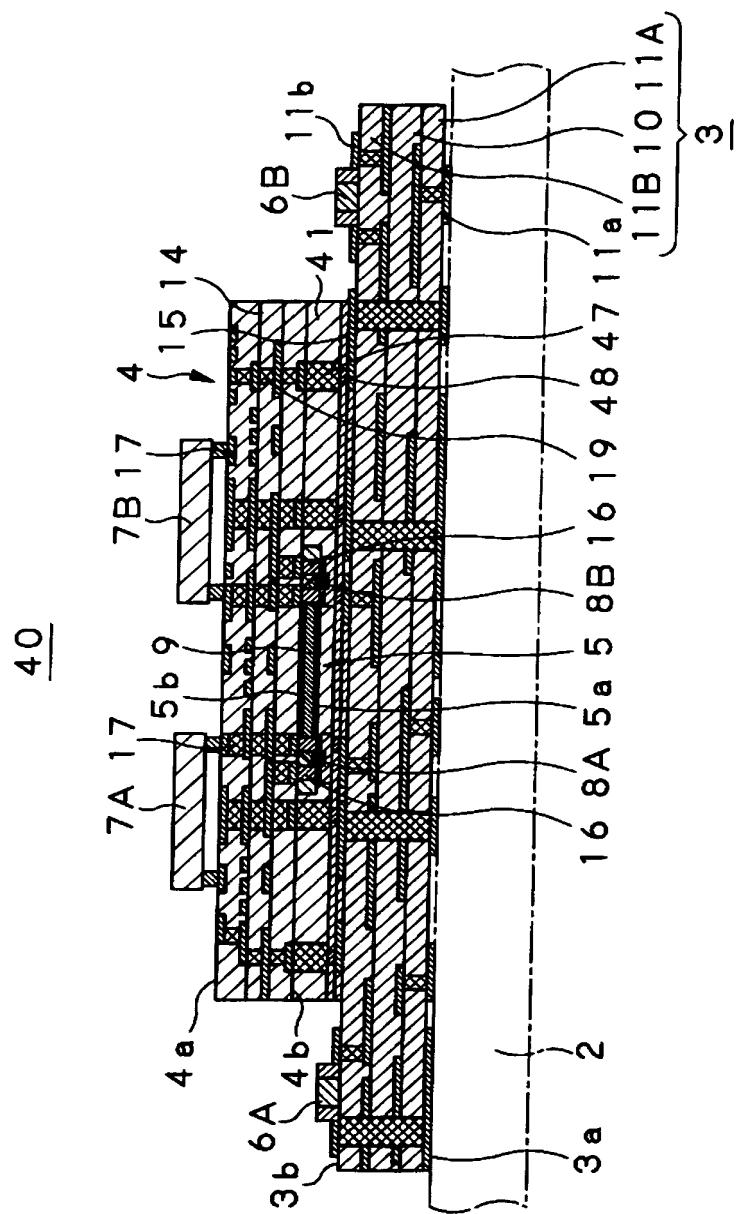
【図 21】



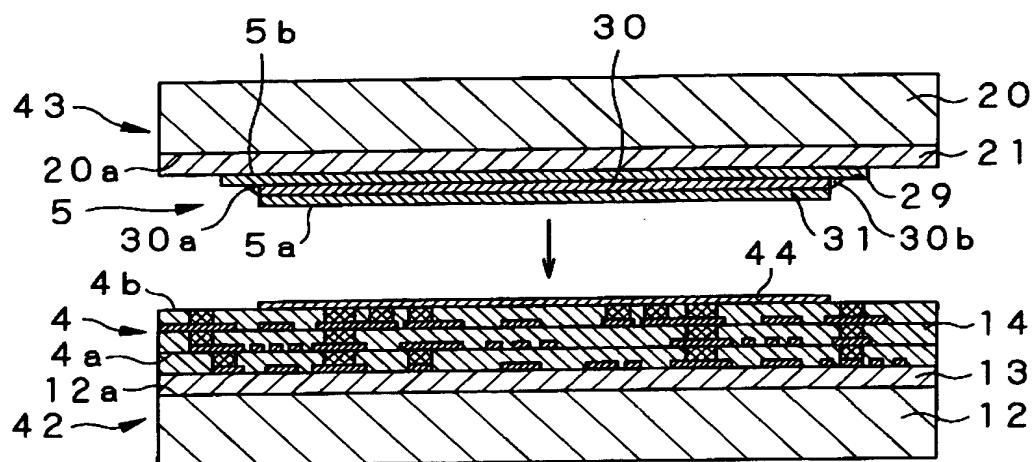
【図22】



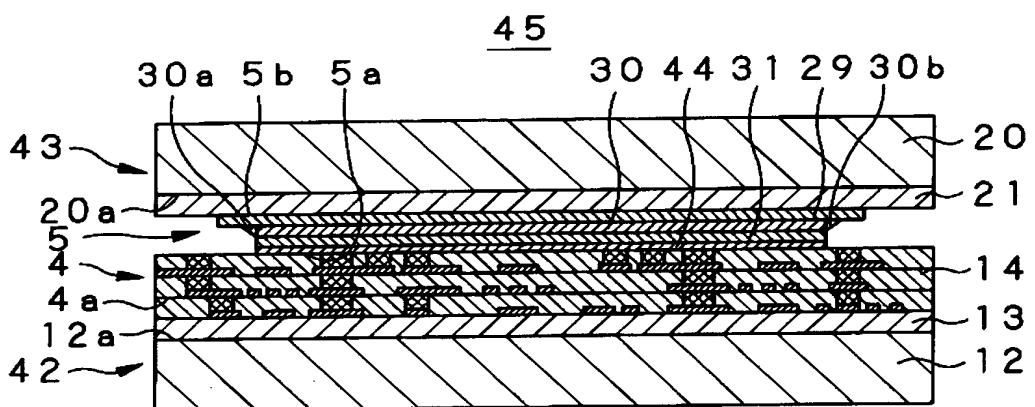
【図23】



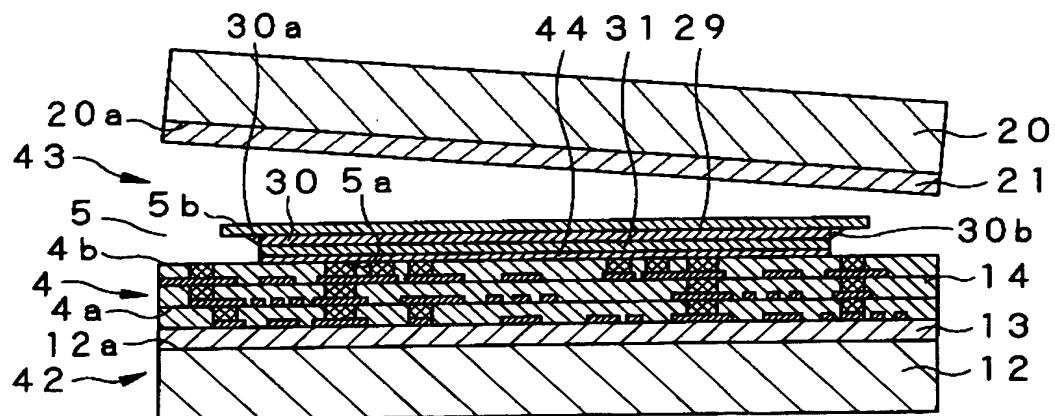
【図24】



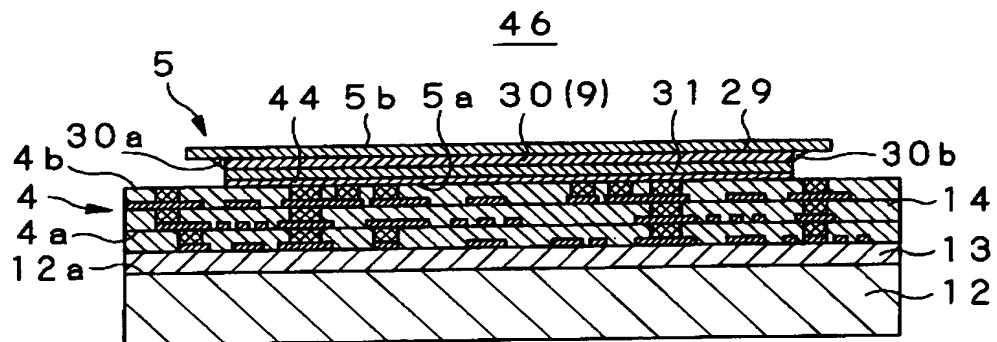
【図25】



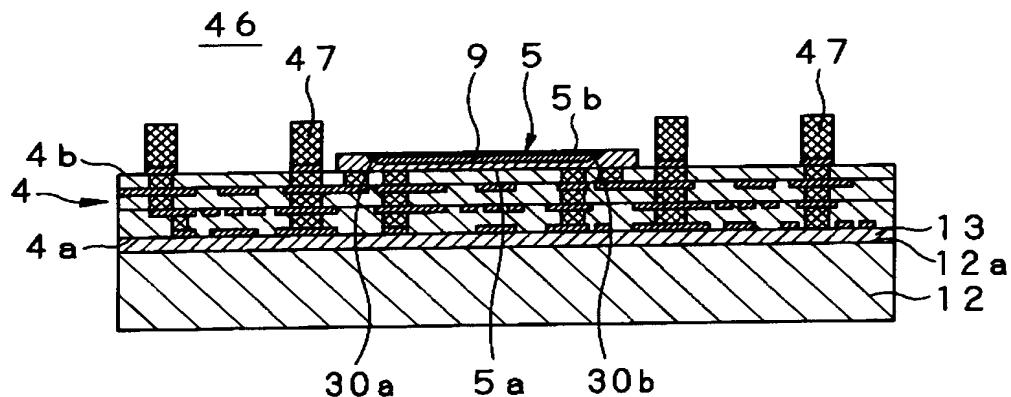
【図26】



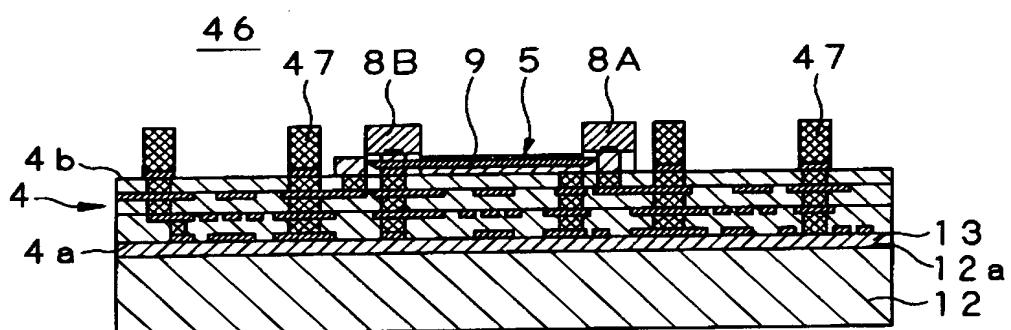
【図27】



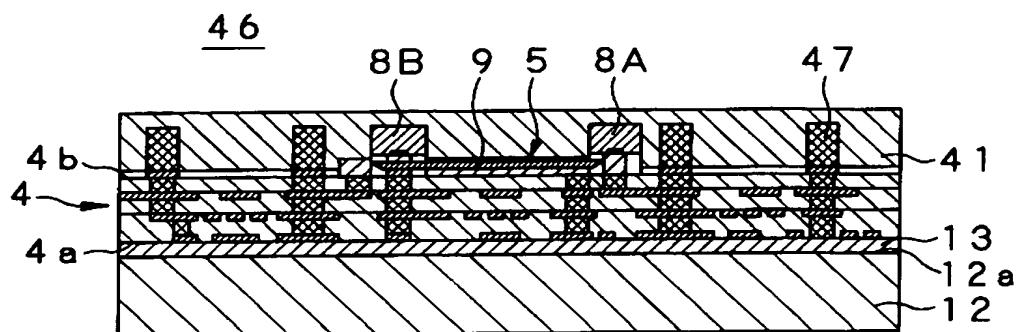
【図28】



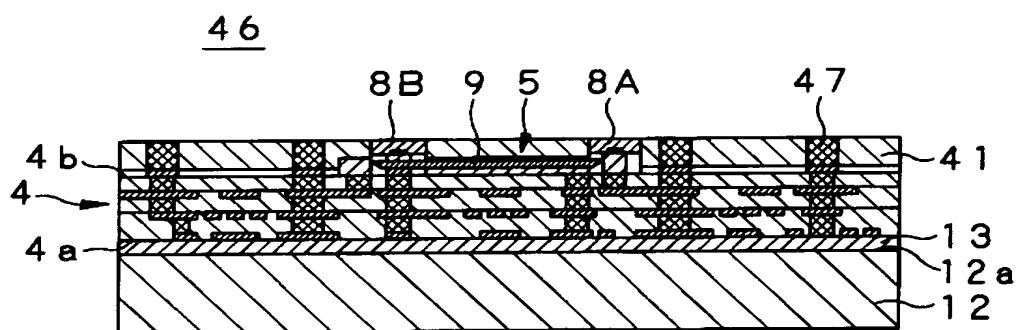
【図29】



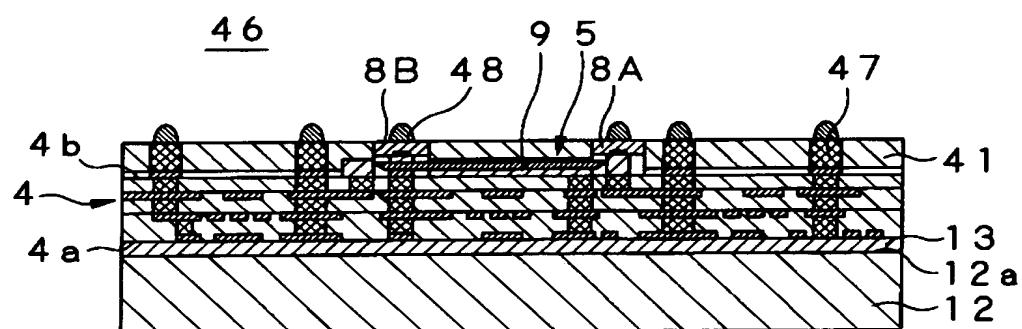
【図30】



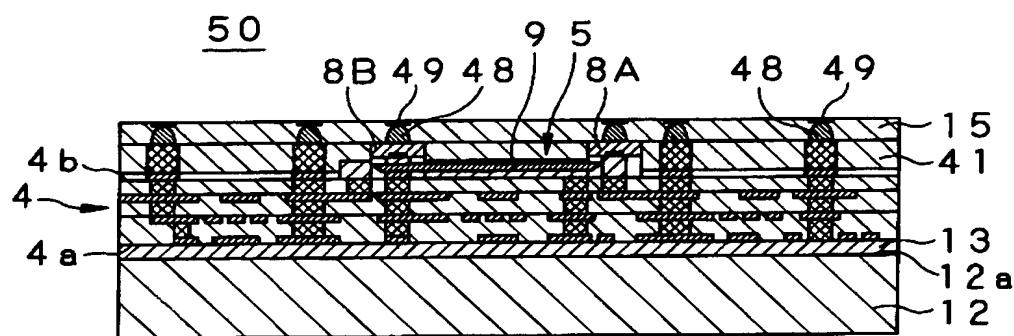
【図31】



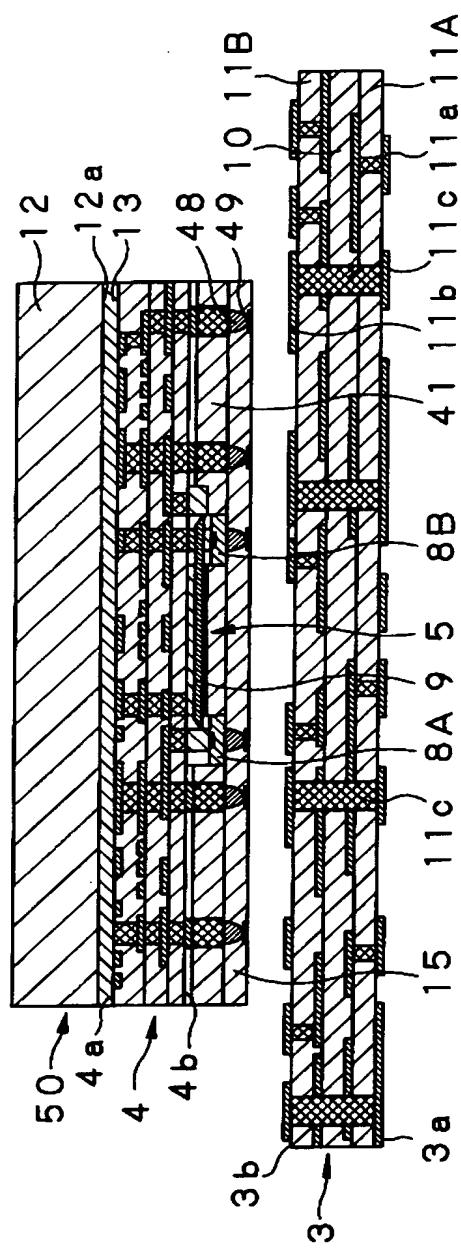
【図32】



【図33】

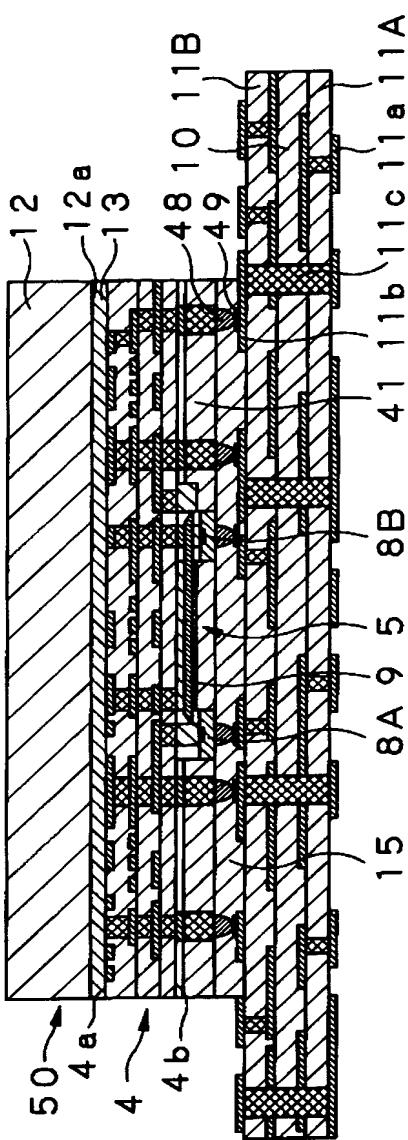


【図34】

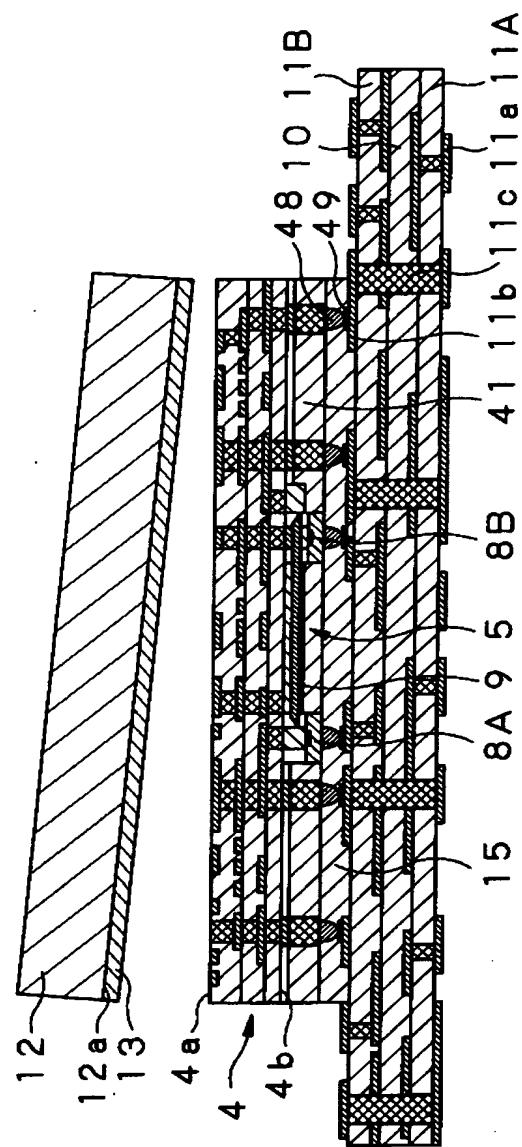


【図35】

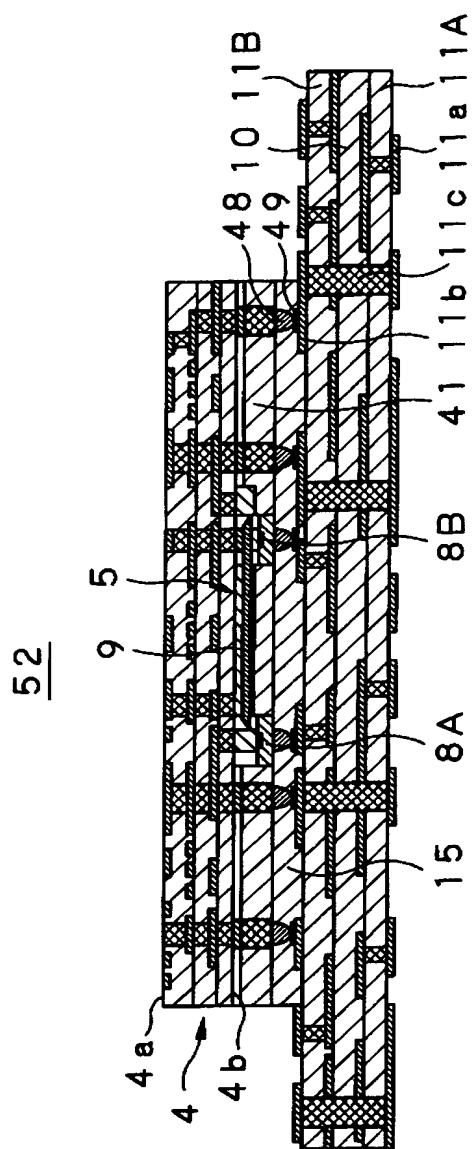
5 |



【図36】



【図37】



【書類名】 要約書

【要約】

【課題】 電気信号と光信号の伝送を可能として情報信号の高速、高容量伝送化を図る。

【解決手段】 プリント配線プロセスにより絶縁基板10に配線層11を形成したベース基板部3と、半導体プロセスによって配線層11微細化された微細電気配線層14が形成された微細配線回路部4と、端部に光信号の入出力部9a, 9bを有する光導波路9が形成されるとともに受発光部が入出力部と対向されて光信号の授受を行う少なくとも一対の光学素子8を設けた光配線回路部5とを備え、ベース基板部3に対して、微細配線回路部4と光配線回路部5とが実装されて構成される。

【選択図】 図1

特願 2002-309977

出願人履歴情報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都品川区北品川6丁目7番35号
氏 名 ソニー株式会社